



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



**IMPLEMENTASI SISTEM KONTROL *FUZZY-PID HYBRID* UNTUK
KENDALI SUHU OVEN LISTRIK BERBASIS FPGA CYCLONE IV**

Sub Judul:

**Implementasi Pengendali *Fuzzy* sebagai Penyetel Parameter PID
pada Kendali Suhu Oven Listrik
Berbasis FPGA Cyclone IV**

**POLITEKNIK
NEGERI
JAKARTA**
SKRIPSI
Muhammad Alief Putra
2203431044

**PROGRAM STUDI INSTRUMENTASI DAN KONTROL INDUSTRI
JURUSAN TEKNIK ELEKTRO
POLITEKNIK NEGERI JAKARTA**

2026



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



**IMPLEMENTASI SISTEM KONTROL *FUZZY*-PID HYBRID UNTUK
KENDALI SUHU OVEN LISTRIK BERBASIS FPGA CYCLONE IV**

Sub Judul:

**Implementasi Pengendali *Fuzzy* sebagai Penyetel Parameter PID
pada Kendali Suhu Oven Listrik
Berdasarkan FPGA Cyclone IV**

SKRIPSI

**Diajukan sebagai salah satu syarat untuk memperoleh
gelar Sarjana Terapan**

Muhammad Alief Putra

2203431044

PROGRAM STUDI INSTRUMENTASI DAN KONTROL INDUSTRI

JURUSAN TEKNIK ELEKTRO

POLITEKNIK NEGERI JAKARTA

2026



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

HALAMAN PERNYATAAN ORISINALITAS

Skripsi ini adalah hasil karya saya sendiri dan semua sumber baik yang dikutip maupun dirujuk telah saya nyatakan dengan benar.

Nama : M. Alief Putra

NIM : 2203431044

Tanda Tangan :

Tanggal : 10 Juni 2026

**POLITEKNIK
NEGERI
JAKARTA**



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

LEMBAR PENGESAHAN SKRIPSI

Skripsi ini diajukan oleh

Nama : Muhammad Alief Putra
Nomor Induk Mahasiswa : 2203431044
Program Studi : Instrumentasi dan Kontrol Industri
Judul Skripsi : Implementasi Pengendali Fuzzy sebagai Penyetel
Parameter PID pada Kendali Suhu Oven Listrik
Berbasis FPGA Cyclone IV

Telah diuji oleh tim penguji dalam Sidang Skripsi pada 06 Juli 2026 dan dinyatakan **LULUS**.

Pembimbing I : Ihsan Auditia Akhinov S.T., M.T. (.....)
NIP. 198904052022031003

Pembimbing II : Dr.Elitaria Bestri Agustina S.S., M.A. (.....)
NIP. 198608262022032004

Depok, 15 Juli 2026

Disahkan oleh



Ketua Jurusan Teknik Elektro

Dr. Murie Dwiyanti, S.T., M.T.

NIP. 197803312003122002



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumunkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

KATA PENGANTAR

Puji syukur penulis panjatkan kepada Tuhan Yang Maha Esa atas berkat, rahmat, dan karunia-Nya sehingga penulis dapat menyelesaikan skripsi yang berjudul “Implementasi Sistem Kontrol Fuzzy-PID Hybrid untuk Kendali Suhu Oven Listrik Berbasis FPGA Cyclone IV” dengan subjudul “ Implementasi Pengendali Fuzzy sebagai Penyetel Parameter PID pada Kendali Suhu Oven Listrik Berbasis FPGA Cyclone IV” dengan baik dan tepat pada waktunya.

Skripsi ini disusun sebagai salah satu syarat untuk memperoleh gelar Sarjana Terapan pada Program Studi Teknik Elektro, Jurusan Teknik Elektro, Politeknik Negeri Jakarta. Penelitian ini dilaksanakan sebagai upaya untuk mengembangkan sistem kendali suhu yang memiliki respons cepat, stabil, dan adaptif melalui penerapan metode kendali hybrid antara logika fuzzy dan PID pada platform FPGA Cyclone IV. Penulis berharap penelitian ini dapat memberikan kontribusi, baik sebagai referensi akademik maupun sebagai pengembangan lebih lanjut pada bidang sistem kendali cerdas berbasis FPGA dan aplikasi otomasi industri.

Selama proses penelitian dan penyusunan skripsi ini, penulis menyadari bahwa banyak tantangan dan kendala yang dihadapi, baik dalam proses perancangan sistem, implementasi perangkat keras dan perangkat lunak, pengujian sistem, maupun penyusunan laporan penelitian. Namun, berkat bantuan, dukungan, bimbingan, serta doa dari berbagai pihak, seluruh proses tersebut dapat dilalui dengan baik. Oleh karena itu, pada kesempatan ini penulis menyampaikan rasa terima kasih yang sebesar-besarnya kepada:

1. Dr. Murie Dwiyaniti, S.T., M.T., selaku Ketua Jurusan Teknik Elektro Politeknik Negeri Jakarta yang telah memberikan kesempatan dan fasilitas bagi penulis untuk menempuh pendidikan di Jurusan Teknik Elektro.
2. Sulis Setiowati, S.Pd., M.Eng., selaku Ketua Program Studi Instrumentasi dan Kontrol Industri Politeknik Negeri Jakarta.
3. Ihsan Auditia Akhinov, S.T., M.T., selaku Dosen Pembimbing I yang telah meluangkan waktu, tenaga, dan pikiran untuk memberikan bimbingan, arahan, serta masukan selama proses penelitian dan penyusunan skripsi ini.



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

4. Dr. Elitaria Bestri Agustina, S.S., M.A., selaku Dosen Pembimbing II yang telah memberikan saran, masukan, dan arahan dalam penyusunan laporan skripsi sehingga penulisan dapat diselesaikan dengan lebih baik dan sistematis.
5. Seluruh dosen dan tenaga kependidikan Jurusan Teknik Elektro Politeknik Negeri Jakarta yang telah memberikan ilmu pengetahuan, pengalaman, serta dukungan selama masa perkuliahan.
6. Ibu Betti Aflinda dan Ayah Yul Ikbil, orang tua tercinta dan sosok paling berarti dalam kehidupan penulis. Kiranya sebanyak apa pun kalimat yang tertulis tidak akan pernah mampu menggambarkan seluruh kasih sayang, pengorbanan, perjuangan, dan kebaikan yang telah diberikan kepada penulis. Penulis hanya mampu mengucapkan maaf dan terima kasih. Maaf atas setiap harapan yang belum mampu diwujudkan, atas setiap kekurangan dan kesalahan, serta atas segala hal yang belum dapat penulis usahakan dengan sebaik-baiknya. Terima kasih atas cinta dan kasih sayang yang tidak pernah berkurang, atas doa yang tidak pernah terputus, serta atas kesabaran dan kepercayaan yang selalu diberikan dalam setiap langkah kehidupan penulis. Terima kasih telah menjadi tempat pulang, tempat bercerita, sumber kekuatan, dan rumah paling nyaman ketika dunia terasa tidak baik-baik saja. Terima kasih atas setiap pengorbanan, perjuangan, dan kerja keras yang dilakukan demi masa depan penulis. Penulis menyadari bahwa pencapaian ini tidak akan pernah terwujud tanpa doa dan dukungan dari Ibu dan Ayah. Mungkin, penulis adalah salah satu dari sekian banyak manusia yang beruntung karena dilahirkan dan dibesarkan oleh dua sosok sekuat dan sekuat Ibu dan Ayah. Sekali lagi, terima kasih yang sebesar-besarnya atas segala cinta dan pengorbanan yang telah diberikan. Semoga pencapaian ini dapat menjadi salah satu bentuk kebanggaan kecil yang dapat penulis persembahkan untuk Ibu dan Ayah.
7. Farel, selaku rekan satu tim penelitian, yang telah memberikan bantuan, dedikasi, serta kontribusi yang sangat berarti selama proses penelitian ini berlangsung. Terima kasih atas kerja keras, waktu, tenaga, dan pemikiran yang telah diberikan dalam setiap tahapan penelitian, mulai dari



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

perancangan sistem, implementasi, pengujian, hingga penyusunan skripsi ini. Kebersamaan, kerja sama, serta dukungan yang diberikan selama melalui berbagai tantangan penelitian menjadi hal yang sangat berharga bagi penulis dan berperan besar dalam terselesaikannya penelitian ini..

8. Shofiyah, Syabilla, Laura, Dinny, Arfi, Rafif, Silva dan Sari yang telah menjadi bagian dari perjalanan penulis selama masa perkuliahan. Terima kasih atas bantuan, dukungan, kebersamaan, serta semangat yang senantiasa diberikan di tengah berbagai tantangan dan proses yang dilalui selama penyusunan skripsi ini. Kehadiran dan perhatian kalian telah memberikan banyak warna, pelajaran, dan kenangan berharga yang akan selalu penulis ingat.
9. Teman-teman Program Studi Teknik Elektro, khususnya rekan-rekan kelas IKI 8B & 8A, atas kebersamaan, kerja sama, dan pengalaman yang telah dibagikan selama masa perkuliahan.
10. Semua pihak yang tidak dapat penulis sebutkan satu per satu yang telah memberikan bantuan, dukungan, serta kontribusi dalam penyelesaian penelitian dan penyusunan skripsi ini.

Penulis menyadari bahwa skripsi ini masih memiliki keterbatasan dan belum sempurna. Oleh karena itu, kritik dan saran yang membangun sangat diharapkan demi penyempurnaan penelitian di masa mendatang. Penulis berharap skripsi ini dapat memberikan manfaat bagi pembaca serta menjadi salah satu referensi dalam pengembangan sistem kendali cerdas, khususnya pada implementasi pengendali berbasis FPGA untuk aplikasi industri.

Depok, 11 Juni 2026

Muhammad Alief Putra



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumunkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

*Perancangan dan Implementasi Pengendali Fuzzy sebagai Penyetel Parameter
PID pada Kendali Suhu Oven Listrik Berbasis FPGA Cyclone IV*

Abstrak

Pengendalian suhu pada oven listrik memerlukan pendekatan yang adaptif karena karakteristik dinamis oven yang memiliki inersia termal tinggi, respons lambat, dan distribusi panas yang tidak selalu seragam, sehingga pengendali *Proportional-Integral-Derivative* (PID) konvensional dengan parameter tetap cenderung kurang optimal ketika terjadi perubahan kondisi operasi. Penelitian ini merancang dan mengimplementasikan sistem kendali *Hybrid Fuzzy-PID* berbasis FPGA Cyclone IV, dengan logika fuzzy Takagi-Sugeno Orde-Nol berfungsi sebagai *auto-tuner* parameter K_p , K_i , dan K_d secara *real-time* berdasarkan nilai *error* dan *delta error* suhu oven listrik Maspion 901S terhadap *setpoint* 130°C. Sistem inferensi fuzzy dirancang dengan lima himpunan linguistik (*Negative Big*, *Negative Small*, *Zero*, *Positive Small*, *Positive Big*) pada masing-masing variabel masukan, menghasilkan 25 aturan IF-THEN dengan metode implikasi *min* dan defuzzifikasi *weighted average*, serta diimplementasikan dalam arsitektur *fixed-point integer* menggunakan VHDL agar dapat dieksekusi secara paralel dan deterministik. Pengujian dilakukan dengan membandingkan performa sistem Hybrid Fuzzy-PID terhadap PID konvensional *closed-loop* pada kondisi pengujian yang identik. Hasil pengujian menunjukkan sistem Hybrid Fuzzy-PID mencapai *setpoint* lebih cepat (393 detik) dibandingkan PID konvensional (421 detik), namun menghasilkan *overshoot* yang lebih besar (4,76%; puncak 136,2°C berbanding 2,69%; puncak 133,5°C) serta galat kondisi tunak yang lebih besar (1,69% atau $\pm 2,20^\circ\text{C}$ berbanding 0,28% atau $\pm 0,37^\circ\text{C}$). Di sisi lain, sistem Hybrid Fuzzy-PID menghasilkan konsumsi daya rata-rata keseluruhan yang lebih rendah ($\approx 220,3$ W berbanding $\approx 276,1$ W), terutama pada fase *steady-state*. Perbandingan konfigurasi lima dan tiga *membership function* pada sistem Fuzzy-PID juga menunjukkan bahwa peningkatan resolusi partisi fuzzy secara signifikan menekan *overshoot* (dari 20,0°C menjadi 6,2°C) dan galat kondisi tunak. Penelitian ini menyimpulkan bahwa pengendali Fuzzy-PID berhasil diimplementasikan secara penuh pada FPGA Cyclone IV dan memberikan keunggulan pada kecepatan respons transien serta efisiensi konsumsi daya, meskipun masih memerlukan optimasi lebih lanjut pada aspek presisi kondisi tunak dibandingkan PID konvensional.

Kata Kunci: AC Dimmer, FPGA Cyclone IV, *Fuzzy-PID*, kendali suhu, logika fuzzy, oven listrik, Takagi-Sugeno, VHDL



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

*Perancangan dan Implementasi Pengendali Fuzzy sebagai Penyetel Parameter
PID pada Kendali Suhu Oven Listrik Berbasis FPGA Cyclone IV*

Abstract

Temperature control in electric ovens requires an adaptive approach due to the oven's dynamic characteristics, which include high thermal inertia, slow response, and non-uniform heat distribution, causing conventional fixed-parameter Proportional-Integral-Derivative (PID) controllers to perform sub-optimally under changing operating conditions. This study designs and implements a Hybrid Fuzzy-PID control system based on the Cyclone IV FPGA, in which Zero-Order Takagi-Sugeno fuzzy logic functions as a real-time auto-tuner for the K_p , K_i , and K_d parameters based on the error and delta error values of a Maspion 901S electric oven relative to a 130°C setpoint. The fuzzy inference system was designed with five linguistic sets (Negative Big, Negative Small, Zero, Positive Small, Positive Big) for each input variable, yielding 25 IF-THEN rules with min implication and weighted-average defuzzification, implemented in a fixed-point integer architecture using VHDL to enable parallel and deterministic execution. Testing was conducted by comparing the performance of the Hybrid Fuzzy-PID system against a conventional closed-loop PID system under identical test conditions. The results show that the Hybrid Fuzzy-PID system reached the setpoint faster (393 seconds) than the conventional PID (421 seconds), but produced a larger overshoot (4.76%; peak 136.2°C versus 2.69%; peak 133.5°C) and a larger steady-state error (1.69% or $\pm 2.20^{\circ}\text{C}$ versus 0.28% or $\pm 0.37^{\circ}\text{C}$). On the other hand, the Hybrid Fuzzy-PID system produced lower overall average power consumption ($\approx 220.3\text{ W}$ versus $\approx 276.1\text{ W}$), particularly during the steady-state phase. A further comparison between five- and three-membership-function configurations of the Fuzzy-PID system also showed that increasing the fuzzy partition resolution significantly reduced overshoot (from 20.0°C to 6.2°C) and steady-state error. This study concludes that the Fuzzy-PID controller was successfully implemented in full on the Cyclone IV FPGA and offers advantages in transient response speed and power efficiency, although further optimization of steady-state precision relative to conventional PID is still required.

Keywords: AC Dimmer, FPGA Cyclone IV, Fuzzy-PID, kendali suhu, logika fuzzy, oven listrik, Takagi-Sugeno, VHDL



DAFTAR ISI

HALAMAN SAMPUL.....	i
HALAMAN JUDUL	ii
HALAMAN PERNYATAAN ORISINALITAS	iii
LEMBAR PENGESAHAN SKRIPSI	iv
KATA PENGANTAR.....	v
Abstrak.....	viii
Abstract.....	ix
DAFTAR ISI.....	x
DAFTAR TABEL	xii
DAFTAR GAMBAR.....	xiii
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	4
1.3 Tujuan Penelitian	4
1.4 Batasan Masalah.....	5
1.5 Luaran Penelitian	6
BAB II TINJAUAN PUSTAKA.....	7
2.1 <i>State of The Art</i> Penelitian.....	7
2.2 Landasan Teori.....	12
2.2.1 Logika <i>Fuzzy</i>	12
2.2.2 Kontrol PID.....	26
2.2.3 Quartus Prime	27
2.2.4 MATLAB.....	28
2.2.5 Oven Listrik Maspion 901S	29
2.2.6 FPGA Cyclone IV	31
2.2.7 Sensor Suhu RTD PT100	32
2.2.8 Mikrokontroler ESP32	33
2.2.9 AC Dimmer LSA-002	34
BAB III PERENCANAAN DAN REALISASI.....	36
3.1 Rancang Alat.....	36
3.1.1 Deskripsi Alat	36
3.1.2 Cara Kerja Alat	39
3.1.3 Spesifikasi Alat	41

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

3.1.4 Diagram Blok	44
3.2 Realisasi Sistem Kendali Fuzzy	47
3.2.1 Perancangan Sistem Inferensi Fuzzy	47
3.2.2 Konfigurasi Membership Function Tiga Himpunan (mf3)	47
3.2.3 Konfigurasi Membership Function Lima Himpunan (mf5)	49
3.2.4 Defuzzifikasi dan Konstanta Output Sugeno	56
3.2.5 Implementasi FIS pada FPGA	57
BAB IV PEMBAHASAN.....	59
4.1 Pengujian Sistem Kendali Fuzzy-PID.....	59
4.1.1 Deskripsi Pengujian	59
4.1.2 Prosedur Pengujian	60
4.1.3 Data Hasil Pengujian.....	61
4.1.4 Analisis Hasil Pengujian	62
4.2 Pengujian Perbandingan Performa Kendali PID Konvensional dan Hybrid Fuzzy-PID.	64
4.2.1 Deskripsi Pengujian	64
4.2.2 Prosedur Pengujian	65
4.2.3 Data Hasil Pengujian.....	65
4.2.4 Analisis Hasil Pengujian	66
4.3 Pengujian Konsumsi Daya	67
4.3.1 Deskripsi Pengujian	67
4.3.2 Prosedur Pengujian	68
4.3.3 Data Hasil Pengujian.....	68
4.3.4 Analisis Hasil Pengujian.....	69
4.4 Pembahasan Hasil Penelitian	70
4.5 Keterbatasan Penelitian	70
BAB V PENUTUP.....	72
5.1 Kesimpulan	72
5.2 Saran.....	74
DAFTAR PUSTAKA	76
DAFTAR RIWAYAT HIDUP	79
Lampiran 1. Dokumentasi Alat.....	80
Lampiran 2. Kode Program VHDL FPGA Cyclone IV	81
Lampiran 3. Kode Program ESP32	97



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

DAFTAR TABEL

Tabel 2. 1 Perbandingan dengan penelitian terdahulu	7
Tabel 2.2 Spesifikasi Oven Listrik Maspion 901S	30
Tabel 3. 1 Spesifikasi Alat	41
Tabel 3. 2 Fungsi Keanggotaan Error pada Konfigurasi mf3	48
Tabel 3. 3 Fungsi Keanggotaan Delta Error pada Konfigurasi mf3	49
Tabel 3. 4 Matriks Basis Aturan Fuzzy-PID Konfigurasi mf3	49
Tabel 3. 5 Fungsi Keanggotaan Masukan Error.....	52
Tabel 3. 6 Fungsi Keanggotaan Masukan Delta Error.....	53
Tabel 3. 7 Matriks Basis Aturan Fuzzy-PID	54
Tabel 3. 8 Konstanta Output Sugeno Orde-Nol.....	56
Tabel 4. 1 Alat dan Bahan Pengujian Fuzzy-PID	60
Tabel 4. 2 Parameter Respons Sistem Fuzzy-PID	61
Tabel 4. 3 Perbandingan Parameter Respons: PID Konvensional vs Hybrid Fuzzy-PID	66
Tabel 4. 4 Perbandingan Konsumsi Daya: PID Konvensional vs Hybrid Fuzzy-PID (mf5).....	68

**POLITEKNIK
NEGERI
JAKARTA**

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

DAFTAR GAMBAR

Gambar 2. 1 Representasi Linear Naik	17
Gambar 2. 2 Representasi Linear Turun	17
Gambar 2. 3 Representasi Kurva Segitiga	18
Gambar 2. 4 Representasi Kurva Trapesium	19
Gambar 2. 5 Himpunan fuzzy dengan kurva-S: Pertumbuhan.	19
Gambar 2. 6 Himpunan fuzzy dengan kurva-S: Penyusutan	20
Gambar 2. 7 Karakteristik fungsi kurva-S	20
Gambar 2. 8 Fungsi Implikasi MIN (Sumber: Sri Kusumadewi, 2002)	22
Gambar 2. 9 Fungsi Implikasi DOT (Sumber: Sri Kusumadewi, 2002)	22
Gambar 2.10 Quartus Prime Software	27
Gambar 2.11 MATLAB	28
Gambar 2.12 FPGA Cyclone IV	31
Gambar 2.13 Sensor PT100	32
Gambar 2. 14 Mikrokontroler ESP32.....	33
Gambar 2.15 Ac Dimmer LSA-002	34
Gambar 3.1 Flowchart Kerja Sistem.....	40
Gambar 3.2 Flowchart Sub Sistem.....	41
Gambar 3.3 Diagram Blok Sistem Kendali Fuzzy-PID).....	44
Gambar 3.4 Fungsi Keanggotaan Masukan Error.....	50
Gambar 3. 5 Fungsi Keanggotaan Masukan Delta Error	52
Gambar 4. 1 Grafik Kurva Suhu Pengendali Fuzzy-PID	61
Gambar 4. 2 Data Hasil Pengujian.....	66

BAB I PENDAHULUAN

1.1 Latar Belakang

Pengendalian suhu merupakan aspek penting pada berbagai sistem termal karena kestabilan temperatur sangat menentukan kualitas proses yang berlangsung. Pada oven listrik, suhu yang tidak sesuai dengan nilai yang diinginkan dapat menyebabkan proses pemanasan menjadi kurang efektif, tidak merata, dan berpotensi menurunkan kualitas hasil. Namun demikian, oven listrik merupakan sistem termal yang memiliki karakteristik dinamis yang kompleks, seperti inersia termal yang tinggi, respons yang lambat, serta distribusi panas yang tidak selalu seragam di dalam ruang pemanas. Karakteristik tersebut menyebabkan proses pengendalian suhu menjadi lebih menantang karena sistem memerlukan waktu yang relatif lama untuk mencapai kondisi tunak serta rentan mengalami overshoot maupun osilasi apabila parameter pengendali tidak ditentukan secara tepat. Karakteristik tersebut menyebabkan proses pengendalian suhu pada oven listrik tidak dapat diselesaikan secara optimal hanya dengan pendekatan sederhana, terutama ketika sistem harus mencapai suhu target dengan cepat sekaligus mempertahankannya secara stabil.

Dalam praktiknya, metode pengendalian yang umum digunakan dalam sistem pengendalian suhu adalah *Proportional-Integral-Derivative* (PID) karena strukturnya yang sederhana, kemudahan implementasinya, dan keefektifannya dalam menjaga stabilitas sistem. Namun, kinerja PID sangat bergantung pada ketepatan penyetelan parameter K_p , K_i , dan K_d . Pada sistem oven listrik, penggunaan parameter PID yang bersifat tetap (*fixed parameters*) belum tentu mampu memberikan performa yang konsisten pada berbagai kondisi operasi. Perubahan karakteristik termal akibat proses pemanasan, variasi beban, maupun gangguan dari lingkungan dapat menyebabkan parameter PID yang telah ditentukan sebelumnya menjadi kurang sesuai, sehingga respons sistem berpotensi mengalami overshoot, waktu tunak yang lebih lama, ataupun galat kondisi tunak yang lebih besar. Akibatnya, sistem tetap rentan terhadap *overshoot*, waktu penyetelan yang lama, osilasi, dan kesalahan kondisi mapan. Kondisi-kondisi ini menunjukkan



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

bahwa pengontrol konvensional belum sepenuhnya mampu beradaptasi dengan dinamika oven listrik yang berfluktuasi.

Untuk mengatasi keterbatasan ini, diperlukan pendekatan pengendalian yang lebih adaptif terhadap ketidakpastian dan nonlinieritas sistem. Salah satu metode yang telah banyak dikembangkan adalah logika *fuzzy*, karena metode ini mampu merepresentasikan pengetahuan heuristik dalam bentuk aturan linguistik serta mengambil keputusan pengendalian tanpa harus sepenuhnya bergantung pada model matematis yang presisi. Dalam sistem termal, logika *fuzzy* relevan karena dapat menyesuaikan tindakan pengendalian berdasarkan kondisi kesalahan (*error*) dan perubahan kesalahan (*delta error*) secara lebih fleksibel. Salah satu pendekatan yang banyak dikembangkan untuk mengatasi keterbatasan tersebut adalah mengintegrasikan logika fuzzy dengan pengendali PID. Pada pendekatan ini, logika fuzzy tidak menggantikan PID sebagai pengendali utama, tetapi berfungsi sebagai mekanisme *auto-tuning* yang menyesuaikan parameter K_p , K_i , dan K_d secara dinamis berdasarkan kondisi sistem. Dengan demikian, parameter PID dapat berubah mengikuti perubahan nilai error dan delta error sehingga diharapkan mampu menghasilkan karakteristik respons yang lebih adaptif dibandingkan penggunaan parameter PID yang bersifat tetap. Beberapa penelitian telah menunjukkan bahwa pendekatan ini dapat meningkatkan kualitas respons suhu sistem, terutama dengan mempercepat waktu naik, mengurangi *overshoot*, dan meningkatkan stabilitas dibandingkan dengan PID konvensional (Jiang dan Jiang, 2012; Zhao dan Jin, 2022; Abdrakhmanov dkk., 2024).

Meskipun pendekatan *Fuzzy-PID* telah dikembangkan secara luas, tinjauan literatur menunjukkan bahwa masih terdapat ruang lingkup penelitian yang relevan untuk penyelidikan lebih lanjut. Jiang dan Jiang (2012) menunjukkan bahwa PID *fuzzy self-tuning* dapat meningkatkan kinerja pengendalian pada sistem suhu yang kompleks, sementara Zhao dan Jin (2022) menunjukkan bahwa metode ini dapat menghasilkan respons pengendalian suhu yang lebih baik dibandingkan dengan PID konvensional. Dalam aplikasi yang berbeda, Abdrakhmanov dkk. (2024) menerapkan *Fuzzy-PID* pada sistem HVAC dan berhasil meningkatkan kualitas pengaturan suhu. Selain itu, Qin dkk. (2013) mengimplementasikan pengendali suhu PID adaptif *fuzzy* berbasis FPGA, menunjukkan potensi perangkat keras



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

digital dalam mendukung pengendalian suhu waktu nyata. Namun, sebagian besar studi sebelumnya berfokus pada simulasi atau implementasi terbatas, diterapkan pada objek non-oven, dan belum secara khusus meneliti integrasi logika *fuzzy* sebagai mekanisme penyesuaian otomatis PID langsung pada oven listrik resistif berbasis FPGA Cyclone IV. Oleh karena itu, penelitian ini bertujuan untuk mengatasi kesenjangan tersebut dengan merealisasikan sistem pengendalian suhu oven listrik yang adaptif, cepat, dan deterministik pada platform FPGA (Jiang dan Jiang, 2012; Qin dkk., 2013; Zhao dan Jin, 2022; Abdrakhmanov dkk., 2024).

Selain pertimbangan algoritma, implementasi perangkat keras juga merupakan faktor krusial dalam pengembangan sistem pengendalian suhu adaptif. Banyak sistem *fuzzy*-PID masih dijalankan pada platform pemrosesan sekuensial, yang berarti bahwa fuzzifikasi, inferensi, penyetelan PID, dan pembangkitan sinyal kendali dilakukan secara berurutan. Pada sistem yang memerlukan pembaruan kontrol secara terus-menerus, pendekatan ini dapat membatasi kinerja waktu nyata, terutama jika algoritma *fuzzy* yang digunakan memerlukan perhitungan bilangan *floating-point* yang kompleks. Oleh karena itu, pendekatan logika *fuzzy* yang efisien secara komputasi, seperti metode inferensi *Zero-Order Sugeno*, sangat penting untuk memungkinkan implementasi sebagai gerbang logika digital murni. Dalam hal ini, FPGA menawarkan keunggulan komputasi paralel, waktu yang deterministik, dan kemampuan untuk mengimplementasikan logika kontrol langsung pada perangkat keras tanpa gangguan sistem operasi. Keluarga Cyclone IV sendiri memiliki sumber daya logika dan memori yang memadai untuk mengimplementasikan sistem kontrol digital dengan efisiensi daya dan biaya yang relatif baik, sehingga cocok untuk aplikasi tertanam dan waktu nyata. Oleh karena itu, penggunaan FPGA Cyclone IV dalam penelitian ini tidak hanya berfungsi sebagai media implementasi, tetapi juga sebagai komponen penting dari kontribusi teknis penelitian ini.

Berdasarkan pembahasan di atas, penelitian ini mengusulkan penerapan sistem kendali *hybrid fuzzy-PID* untuk mengatur suhu oven listrik berbasis FPGA Cyclone IV, dengan fokus khusus pada perancangan dan implementasi pengendali *fuzzy* untuk menyetel parameter PID secara otomatis. Dalam penelitian ini, logika *fuzzy* digunakan untuk memproses nilai kesalahan dan perubahan kesalahan,



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

kemudian menghasilkan penyesuaian terhadap parameter secara adaptif sesuai dengan kondisi sistem. Pendekatan ini diharapkan dapat meningkatkan kinerja pengendalian suhu oven, terutama dalam mempercepat respons, mengurangi *overshoot*, dan menjaga stabilitas suhu di bawah berbagai kondisi operasi. Dengan demikian, keunikan penelitian ini terletak pada tiga aspek utama. Pertama, penelitian ini secara eksplisit menerapkan logika *fuzzy* sebagai mekanisme penyetelan otomatis PID secara *online*, bukan sekadar sebagai elemen tambahan dalam sistem kendali. Kedua, objek yang dikendalikan adalah oven listrik resistif, sehingga penelitian ini berfokus pada karakteristik termalnya yang khas, seperti waktu mati, inersia tinggi, dan kebutuhan akan stabilitas suhu yang ketat. Ketiga, strategi pengendalian diimplementasikan pada FPGA Cyclone IV menggunakan pendekatan inferensi *Zero-Order Sugeno*. Hal ini berarti kontribusi penelitian ini tidak hanya terletak pada pengembangan metode pengendalian, tetapi juga pada optimasi perangkat keras yang mendukung komputasi paralel, respons waktu nyata, dan eksekusi deterministik tanpa membebani kapasitas elemen logika secara berlebihan. Oleh karena itu, penelitian ini diharapkan memberikan kontribusi ilmiah dan praktis bagi pengembangan sistem pengendalian suhu cerdas yang adaptif, stabil, dan layak pada perangkat keras digital.

1.2 Rumusan Masalah

Berdasarkan latar belakang yang telah diuraikan, rumusan masalah dalam penelitian ini disusun sebagai berikut:

1. Bagaimana merancang dan mengimplementasikan pengendali Fuzzy Takagi-Sugeno Zero-Order sebagai mekanisme *auto-tuning* parameter PID pada sistem kendali suhu oven listrik berbasis FPGA Cyclone IV?
2. Bagaimana karakteristik performa sistem kendali Hybrid Fuzzy-PID dibandingkan dengan PID konvensional berdasarkan parameter rise time, settling time, overshoot, steady-state error, dan konsumsi daya?

1.3 Tujuan Penelitian

1. Merancang dan mengimplementasikan pengendali Fuzzy Takagi-Sugeno Zero-Order sebagai mekanisme *auto-tuning* parameter PID pada sistem kendali suhu oven listrik berbasis FPGA Cyclone IV.



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

2. Menganalisis karakteristik performa sistem kendali Hybrid Fuzzy-PID dibandingkan PID konvensional berdasarkan parameter rise time, settling time, overshoot, steady-state error, dan konsumsi daya.

1.4 Batasan Masalah

1. Fokus sistem hanya mengendalikan suhu oven listrik, tanpa mengukur atau mengondisikan kelembaban udara di dalamnya.
2. Pengukuran suhu hanya menggunakan satu buah sensor (single-point measurement) di dalam ruang oven.
3. Perancangan aturan (rule-base) logika fuzzy ditentukan secara manual berdasarkan karakteristik sistem (tidak menggunakan metode pembelajaran mesin/machine learning).
4. Setpoint pengujian ditetapkan sebesar **130°C**.





© Hak Cipta milik Politeknik Negeri Jakarta

1.5 Luaran Penelitian

1. Prototipe sistem oven listrik dengan kendali suhu berbasis *Fuzzy*-PID.
2. Sistem kendali berbasis FPGA Cyclone IV yang mampu mengimplementasikan algoritma *Fuzzy*-PID secara *real-time*.
3. Dokumen ilmiah (skripsi) yang memuat perancangan, implementasi, serta analisis sistem.
4. Data hasil pengujian dan analisis performa sistem, yang meliputi parameter respons waktu, *overshoot*, dan *error steady-state* (kestabilan suhu).
5. Algoritma kendali *Fuzzy*-PID berbasis VHDL yang dapat dijadikan referensi untuk penelitian sistem tertanam (*embedded system*) selanjutnya.

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



POLITEKNIK
NEGERI
JAKARTA



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

BAB V PENUTUP

5.1 Kesimpulan

Berdasarkan hasil perancangan, implementasi, dan pengujian sistem kendali suhu oven listrik Maspion 901S menggunakan arsitektur Hybrid Fuzzy-PID berbasis FPGA Cyclone IV sebagaimana diuraikan pada BAB III dan BAB IV, dapat disimpulkan hal-hal sebagai berikut.

Algoritma Fuzzy-PID berhasil diimplementasikan pada FPGA Cyclone IV EP4CE6E22C8 dengan pendekatan Fuzzy Inference System Takagi-Sugeno Orde-Nol sebagai *auto-tuner* parameter Kp, Ki, dan Kd secara *real-time*. Blok FIS dirancang dengan dua masukan (*error* dan *delta error*), masing-masing dipetakan ke dalam lima himpunan linguistik (NB, NS, Z, PS, PB) menggunakan fungsi keanggotaan segitiga dan trapesium, sehingga menghasilkan 25 aturan IF-THEN dengan metode implikasi min dan defuzzifikasi *weighted average*. Seluruh komputasi direalisasikan dalam skema *fixed-point integer* tanpa operasi *floating-point*, dan dieksekusi secara paralel bersama blok UART receiver, PID, dan *phase control* dalam satu entitas VHDL, sehingga pembaruan parameter PID dapat berlangsung deterministik dan sinkron dengan siklus kendali sistem. Dengan demikian, rumusan masalah pertama mengenai penerapan algoritma Fuzzy-PID pada FPGA Cyclone IV telah terjawab melalui realisasi arsitektur perangkat keras digital yang telah diuji dan menghasilkan data pengujian sebagaimana dipaparkan pada BAB IV.

Dari sisi kecepatan respons, sistem Hybrid Fuzzy-PID (mf5) terbukti mempercepat pencapaian *setpoint* 130°C dibandingkan PID konvensional, yaitu 393 detik berbanding 421 detik, atau selisih percepatan 28 detik. Percepatan ini merupakan konsekuensi langsung dari kemampuan blok FIS memperbarui gain Kp, Ki, dan Kd secara adaptif berdasarkan besar kecilnya *error* dan *delta error* pada fase transien, alih-alih menggunakan gain tetap sebagaimana pada PID konvensional. Namun demikian, percepatan respons ini disertai *trade-off* pada dua parameter lain: *overshoot* Hybrid Fuzzy-PID



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

mf5 tercatat 4,76% (puncak 136,2°C), lebih besar dibandingkan PID konvensional yang hanya 2,69% (puncak 133,5°C); demikian pula galat kondisi tunak (*steady-state error*) Hybrid Fuzzy-PID mf5 sebesar 1,69% ($\pm 2,20^\circ\text{C}$), lebih besar dibandingkan PID konvensional yang mencapai presisi 0,28% ($\pm 0,37^\circ\text{C}$). Temuan ini menunjukkan bahwa kinerja kendali Fuzzy-PID berbasis FPGA pada penelitian ini unggul secara spesifik pada aspek kecepatan respons transien, namun belum mengungguli PID konvensional pada aspek peredaman osilasi dan presisi kondisi tunak, sehingga rumusan masalah kedua terjawab dengan simpulan bahwa keunggulan kinerja Fuzzy-PID bersifat parsial, bukan menyeluruh pada semua parameter respons.

Hasil pengujian tambahan pada konsumsi daya turut memperkuat karakter *trade-off* tersebut sekaligus menjadi nilai tambah praktis dari sistem Hybrid Fuzzy-PID. Meskipun pada fase transien sistem Fuzzy-PID mf5 mengonsumsi daya rata-rata sedikit lebih tinggi ($76,34\% \approx 381,7 \text{ W}$) dibandingkan PID konvensional ($71,48\% \approx 357,4 \text{ W}$) sebagai konsekuensi dari respons yang lebih agresif, konsumsi daya rata-rata keseluruhan justru lebih rendah, yaitu $44,05\% (\approx 220,3 \text{ W})$ berbanding $55,23\% (\approx 276,1 \text{ W})$ pada PID konvensional—selisih efisiensi sekitar 20,2%. Efisiensi ini terutama disumbang oleh fase *steady-state*, di mana Fuzzy-PID mf5 hanya membutuhkan daya rata-rata 176,9 W dibandingkan 198,4 W pada PID konvensional. Temuan ini mengindikasikan bahwa penyesuaian gain integral (K_i) secara adaptif oleh blok fuzzy tidak hanya berpengaruh terhadap kecepatan respons, tetapi juga terhadap efisiensi energi jangka panjang, yang relevan untuk aplikasi oven pemanas dengan durasi operasi *steady-state* yang dominan.

Perbandingan tambahan antara variasi lima himpunan (mf5) dan tiga himpunan (mf3) pada sistem Fuzzy-PID (Tabel 4.2) menunjukkan bahwa peningkatan resolusi partisi semantik variabel *error* dan *delta error* memberikan kontribusi nyata terhadap peredaman *overshoot* dan perbaikan presisi kondisi tunak, meskipun dengan konsekuensi waktu respons awal yang sedikit lebih lambat. Sistem mf3 mencapai *setpoint* lebih cepat (366 detik) namun menghasilkan *overshoot* jauh lebih besar ($20,0^\circ\text{C}$, puncak $150,0^\circ\text{C}$)



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumunkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

dan SSE lebih besar ($\pm 3,15^{\circ}\text{C}$) dibandingkan mf5 (393 detik; *overshoot* $6,2^{\circ}\text{C}$, puncak $136,2^{\circ}\text{C}$; SSE $\pm 2,20^{\circ}\text{C}$). Dengan demikian, dapat disimpulkan bahwa penambahan jumlah *membership function* dari tiga menjadi lima terbukti efektif memperhalus gradasi aksi kendali dan menekan lonjakan suhu berlebih, meskipun mengorbankan sebagian kecepatan respons transien awal—sebuah *trade-off* yang secara keseluruhan tetap menguntungkan mengingat besarnya penurunan *overshoot* (dari $20,0^{\circ}\text{C}$ menjadi $6,2^{\circ}\text{C}$) jauh melampaui penambahan waktu respons (27 detik).

5.2 Saran

Berdasarkan keterbatasan yang teridentifikasi selama perancangan, implementasi, dan pengujian sistem, berikut disampaikan beberapa saran bagi pengembangan penelitian selanjutnya.

1. **Optimasi *rule base* dan konstanta singleton Sugeno secara sistematis.**
Basis aturan dan nilai singleton $K_p/K_i/K_d$ pada penelitian ini masih ditentukan secara manual berdasarkan pengetahuan heuristik (sesuai Batasan Masalah butir 3), sehingga *trade-off* antara kecepatan respons dan presisi kondisi tunak yang ditemukan pada BAB IV berpotensi diperbaiki melalui metode optimasi otomatis, misalnya *Genetic Algorithm* (GA), *Particle Swarm Optimization* (PSO), atau ANFIS, untuk memperoleh kombinasi parameter yang meminimalkan *overshoot* dan *steady-state error* tanpa mengorbankan kecepatan respons yang telah dicapai.
2. **Penambahan mekanisme peredaman pada fase mendekati *setpoint*.**
Mengingat SSE Hybrid Fuzzy-PID mf5 ($\pm 2,20^{\circ}\text{C}$) masih lebih besar dibandingkan PID konvensional ($\pm 0,37^{\circ}\text{C}$), perlu dikaji penyesuaian aturan pada zona Z (Zero) dan nilai singleton K_i level rendah agar penguatan integral tidak berlebihan saat suhu telah mendekati target, misalnya dengan menambah level output di sekitar zona kritis tersebut.
3. **Kajian lanjutan terhadap variasi jumlah *membership function* yang lebih tinggi.** Karena perbandingan mf3 dan mf5 pada penelitian ini menunjukkan bahwa penambahan resolusi partisi berkorelasi dengan



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

penurunan *overshoot* dan SSE, penelitian lanjutan disarankan menguji konfigurasi tujuh himpunan atau lebih untuk mengevaluasi apakah tren perbaikan tersebut berlanjut secara proporsional atau mencapai titik jenuh, sekaligus menganalisis dampaknya terhadap kebutuhan *logic element* dan latency pada FPGA.

4. **Penggunaan sensor suhu dengan resolusi dan jumlah titik ukur yang lebih presisi.** Penelitian ini menggunakan satu sensor RTD PT100 (*single-point measurement*) sesuai Batasan Masalah butir 2, sehingga belum dapat menangkap distribusi suhu yang tidak seragam di dalam ruang oven; penambahan beberapa titik pengukuran atau sensor dengan akurasi lebih tinggi berpotensi meningkatkan validitas data *error* yang menjadi masukan utama sistem fuzzy.
5. **Implementasi filter atau kompensasi tambahan untuk mereduksi galat kondisi tunak.** Mengingat *steady-state error* Hybrid Fuzzy-PID mf5 masih relatif besar dibandingkan PID konvensional, penelitian lanjutan dapat mengeksplorasi penambahan blok filter digital (misalnya *Kalman Filter*) pada pembacaan sensor maupun skema anti-*windup* pada aksi integral fuzzy untuk menekan osilasi residual pada fase tunak.
6. **Pengujian pada variasi beban termal dan gangguan eksternal.** Pengujian pada penelitian ini dilakukan pada satu kondisi *setpoint* (130°C) dan satu jenis oven; disarankan pengujian tambahan pada beberapa nilai *setpoint* berbeda serta pemberian gangguan termal eksternal (misalnya pembukaan pintu oven saat operasi) untuk mengevaluasi ketangguhan (*robustness*) sistem Hybrid Fuzzy-PID secara lebih komprehensif dibandingkan PID konvensional.

DAFTAR PUSTAKA

- Abdrakhmanov, R., Berkimbayev, K., Seitmuratov, A., Ibashova, A., Aliyeva, A., & Nurmukhanbetova, G. (2024). Intelligent fuzzy-PID temperature control system for ensuring comfortable microclimate in an intelligent building. *International Journal of Advanced Computer Science and Applications*, 15(3), 299–307. <https://doi.org/10.14569/IJACSA.2024.0150331>
- Cox, E. (1994). *The Fuzzy Systems Handbook: A Practitioner's Guide to Building, Using, and Maintaining Fuzzy Systems*. Academic Press.
- Fahrurrizal, M. A., Nugroho, A. K., & Jayati, A. E. (2022). Implementasi kendali PID Ziegler-Nichols-tuning fuzzy Sugeno pada sistem pemanas ruangan Sense Commercial 10. Jurusan Teknik Elektro, Universitas Semarang.
- Fetene, Y., & Ayenew, E. (2023). Design and FPGA realization of incremental fuzzy controller for stirred tank heater. *Soft Computing*, 27, 16511–16522. <https://doi.org/10.1007/s00500-023-09149-x>
- Huang, J., Huang, F., Liang, J., Chen, J., & Li, P. (2024). Fuzzy adaptive PID algorithm in temperature control system of lead patenting furnace. *Advances in Civil Engineering*, 2024, 4519537. <https://doi.org/10.1155/2024/4519537>
- Jang, J.-S. R., Sun, C.-T., & Mizutani, E. (1997). *Neuro-Fuzzy and Soft Computing: A Computational Approach to Learning and Machine Intelligence*. Prentice Hall.
- Jiang, W., & Jiang, X. (2012). Design of an intelligent temperature control system based on the fuzzy self-tuning PID. *Procedia Engineering*, 43, 307–311. <https://doi.org/10.1016/j.proeng.2012.08.053>
- Kusumadewi, S., & Purnomo, H. (2004). *Aplikasi Logika Fuzzy untuk Pendukung Keputusan*. Graha Ilmu.

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta





© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

Setiadji. (2009). *Himpunan dan Logika Samar serta Aplikasinya*. Graha Ilmu.

Sugeno, M. (1985). *Industrial Applications of Fuzzy Control*. North-Holland.

Susilo, F. (2006). *Himpunan dan Logika Kabur serta Aplikasinya*. Graha Ilmu.

Takagi, T., & Sugeno, M. (1985). Fuzzy identification of systems and its applications to modeling and control. *IEEE Transactions on Systems, Man, and Cybernetics*, 15(1), 116–132.

Yan, J., Ryan, M., & Power, J. (1994). *Using Fuzzy Logic: Towards Intelligent Systems*. Prentice Hall.

Zadeh, L. A. (1965). Fuzzy sets. *Information and Control*, 8(3), 338–353.

Zhang, X., Qin, G., Zhang, M., & Ma, Y. (2013). Design of fuzzy adaptive PID temperature controller based on FPGA. *TELKOMNIKA (Telecommunication Computing Electronics and Control)*, 11(10), 6008–6016.

Altera. (2025). *Quartus Prime Lite Edition design software, Version 25.1 for Windows*. <https://www.altera.com/downloads/fpga-development-tools/quartus-prime-lite-edition-design-software-version-25-1-windows>

MathWorks. (n.d.-a). *MATLAB*. Diakses dari <https://www.mathworks.com/products/matlab.html>

Dra inersia termal tinggi,).cal. (n.d.). *What is a Pt100 RTD sensor and how does it work?* <https://www.dracal.com/en/what-is-a-pt100-rtd-sensor/>

Dwyer Omega. (n.d.). *Introduction to Pt100 RTD temperature sensors*. <https://www.dwyeromega.com/en-us/resources/rtd-hub>

CircuitsPedia. (n.d.). *Remote control AC dimmer Arduino | Zero cross detector*. <https://circuitspedia.com/remote-control-ac-dimmer-arduino/>



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

RBDIMMER. (n.d.). *AC dimmer based on zero-cross detector and TRIAC: Operating principles and applications.* <https://www.rbdimmer.com/blog/tech-articles-1/ac-dimmer-based-on-zero-cross-detector-and-triac-operating-principles-and-applications-5>

RS Online DesignSpark. (n.d.). *What is a TRIAC dimmer and how does it control AC power?* <https://www.rs-online.com/designspark/what-is-a-triac-dimmer-and-how-does-it-control-ac-power>





Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



DAFTAR RIWAYAT HIDUP

Muhammad Alief Putra dilahirkan di Jakarta pada tanggal 7 Agustus 2003. Penulis merupakan anak tunggal dari pasangan Bapak Yul Ikbal dan Ibu Betti Aflinda. Saat ini, penulis berdomisili di Jakarta Selatan.

Penulis mengawali pendidikan formal di SDN Cipulir 03 dan lulus pada tahun 2015. Kemudian, penulis melanjutkan pendidikan di SMP Negeri 31 Jakarta hingga lulus pada tahun 2018. Pada tahun

2021, penulis menyelesaikan pendidikan menengah atas di SMA Negeri 32 Jakarta. Selanjutnya pada tahun 2022, penulis diterima sebagai mahasiswa di Program Studi Instrumentasi dan Kontrol Industri, Jurusan Teknik Elektro, Politeknik Negeri Jakarta (PNJ).

Selama masa perkuliahan, penulis juga memperluas wawasan dan kompetensinya dengan mengikuti Kelas Yushan Mandarin di Politeknik Negeri Jakarta, serta berpartisipasi sebagai peserta dalam Seminar Nasional Teknik Elektro (SNTE) 2026 yang diselenggarakan oleh Politeknik Negeri Jakarta.

Dengan ketekunan, kerja keras, serta bimbingan penuh dari Dosen Pembimbing I, Bapak Ihsan Auditia Akhinov, S.T., M.T., dan Dosen Pembimbing II, Ibu Dr. Elitaria Bestri Agustina, S.S., M.A., penulis berhasil menyelesaikan skripsi yang berjudul "Implementasi Sistem Kontrol Fuzzy-PID Hybrid Untuk Kendali Suhu Oven Listrik Berbasis FPGA Cyclone IV". Skripsi ini disusun sebagai salah satu syarat untuk menyelesaikan studi dan memperoleh gelar Sarjana Terapan Teknik (S.Tr.T) di Politeknik Negeri Jakarta.



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

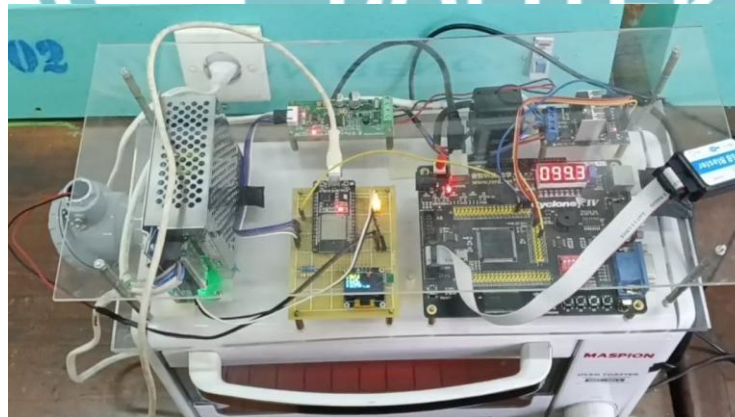
1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

Lampiran 1. Dokumentasi Alat

Pengujian Kendali Fuzzy-PID Hybrid



Elemen Pemanas (Heater) pada Oven

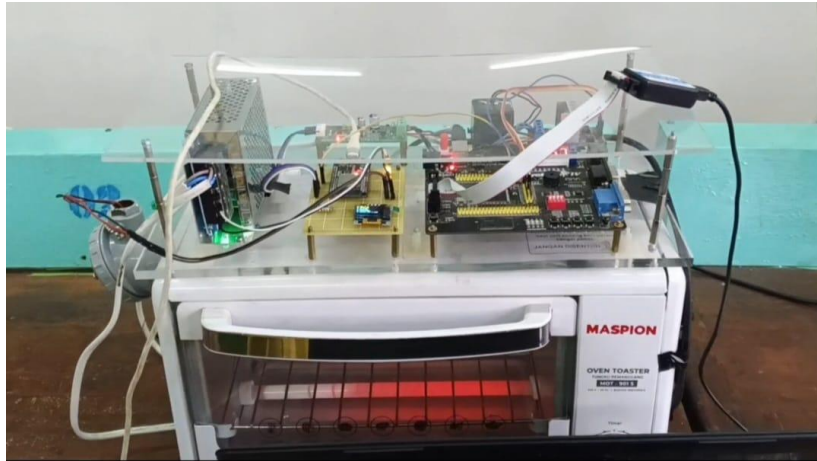


Rangkaian Pengendali Berbasis FPGA Cyclone IV



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



Kondisi Alat Saat Beroperasi

Lampiran 2. Kode Program VHDL FPGA Cyclone IV

```
--
=====
-- OVEN FUZZY-PID HYBRID CONTROLLER - 5x5 SYMMETRIC
MATRIX (OPTIMIZED)
-- Target Device : Cyclone IV E EP4CE6E22C8
-- Clock Master : 50 MHz
-- UART Protocol : 115200 bps, 8-Bit Data, No Parity, 1 Stop Bit (8N1)
-- Target Setpoint: 130.0 Celcius (Internal x1000 = 130000)
--
=====

library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity OvenOven is
  port (
    clk_50mhz : in std_logic;
    data_Rx   : in std_logic;
    data_Tx   : out std_logic;
    zero_cross : in std_logic;
    triac_out  : out std_logic;
```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

    o_seg    : out std_logic_vector(7 downto 0);
    o_digit   : out std_logic_vector(3 downto 0)
  );
end OvenOven;

architecture Behavioral of OvenOven is

  --
  =====
  =
  -- PROSES 1 & 2: SINYAL UART RECEIVER
  --
  =====
  =
  constant BAUD_DIV : integer := 26;
  signal baud_cnt    : integer range 0 to 26 := 0;
  signal sample_tick : std_logic := '0';

  signal rx_sync      : std_logic_vector(1 downto 0) := (others => '1');
  signal rx_clean     : std_logic := '1';

  type uart_state_t is (IDLE, START, DATA, STOP);
  signal state_uart   : uart_state_t := IDLE;
  signal sample_cnt   : integer range 0 to 15 := 0;
  signal bit_index    : integer range 0 to 7 := 0;
  signal rx_shift     : std_logic_vector(7 downto 0) := (others => '0');
  signal raw_data_valid : std_logic := '0';

  --
  =====
  =
  -- PROSES 3: SIGNALS 2-BYTE ASSEMBLER
  --
  =====
  =
  type assembly_state_t is (WAIT_HEADER, GET_HIGH, GET_LOW);
  signal state_asm      : assembly_state_t := WAIT_HEADER;
  signal high_byte_reg  : std_logic_vector(7 downto 0) := (others => '0');

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```
--
=====
=
-- VARIABEL SUHU & TARGET SETPOINT
--
=====
=
signal temp_filt   : integer range 0 to 262143 := 0;
signal temp_display : integer range 0 to 2047 := 0;
constant SETPOINT  : integer := 130000;

-- Register simpanan digit untuk 7-Segment hasil ekstraksi sekuensial
signal seg_d0, seg_d1, seg_d2, seg_d3 : integer range 0 to 9 := 0;

--
=====
=
-- PROSES 4: ARSITEKTUR LUT AUTO-TUNING FUZZY (MATRIKS
KONSTAN 5x5)
--
=====
=
-- Mengubah definisi matriks menjadi 5 Baris (Error) x 5 Kolom (Delta
Error)
type fuzzy_matrix_t is array (0 to 4, 0 to 4) of integer;

constant LUT_KP : fuzzy_matrix_t := (
    ( 0, 0, 0, 300, 800), -- NB
    ( 0, 0, 0, 500, 1200), -- NS
    ( 0, 200, 400, 1000, 2000), -- Z <-- TURUNKAN (400) agar
sembruran saat stabil lebih jinak
    ( 100, 300, 800, 2500, 4000), -- PS <-- TURUNKAN (800) agar
transisi masuk ke target lebih smooth
    (2000, 3000, 4000, 4000, 4000) -- PB
);

constant LUT_KI : fuzzy_matrix_t := (
    ( 0, 0, 0, 2, 5), -- NB
    ( 0, 0, 2, 5, 10), -- NS
    ( 0, 2, 8, 4, 2), -- Z <-- POTONG HABIS (dari 40 drop ke 8) agar
tidak mengayun!
```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang menggunakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

( 2, 5, 10, 5, 0), -- PS
( 0, 0, 0, 0, 0) -- PB
);

constant LUT_KD : fuzzy_matrix_t := (
    ( 50000, 50000, 50000, 30000, 20000), -- NB
    (650000, 400000, 100000, 50000, 20000), -- NS
    (750000, 350000, 250000, 40000, 0), -- Z <-- NAIKKAN
    (250000) pada kolom tengah (idx_de=2) sebagai peredam getaran
    (850000, 500000, 200000, 0, 0), -- PS
    (200000, 100000, 0, 0, 0) -- PB
);

signal Kp_fuzzy : integer := 0;
signal Ki_fuzzy : integer := 0;
signal Kd_fuzzy : integer := 0;

--
=====
=
-- PROSES 5: SIGNALS PID CONTROLLER UTAMA
--
=====
=
constant INTEGRAL_MAX : integer := 4000000;
constant INTEGRAL_MIN : integer := -4000000;

signal prev_temp : integer range 0 to 262143 := 0;
signal last_error : integer range -262143 to 262143 := 0; -- Tambahan register
penyimpan error sebelumnya
signal integral : integer range -15000000 to 15000000 := 0;
signal pid_out : integer range 0 to 100 := 0;

signal dbg_error : integer range -262143 to 262143 := 0;
signal dbg_delta : integer range -262143 to 262143 := 0;
signal pulse_1s : std_logic := '0';

constant CNT_1S_MAX : integer := 49999999;
signal cnt_1s : integer range 0 to 49999999 := 0;

signal zc_sync : std_logic_vector(1 downto 0) := (others => '0');
```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

signal zc_rising : std_logic := '0';

constant HALF_CYCLE : integer := 500000;
signal delay_cnt : integer range 0 to 500000 := 0;
signal fire_delay : integer range 0 to 500000 := 0;
signal fire_flag : std_logic := '0';
signal fire_en : std_logic := '0';

signal pulse_cnt : integer range 0 to 5000 := 0;
signal triac_gate : std_logic := '0';

signal digit_val : integer range 0 to 9 := 0;
signal seg_timer : integer range 0 to 25000 := 0;
signal seg_sel : integer range 0 to 3 := 0;

--
=====
--
-- UART TX GENERATOR & REGISTER BUFFER
--
=====
--
constant TX_BAUD_DIV : integer := 434;
signal tx_baud_cnt : integer range 0 to 434 := 0;
signal tx_tick : std_logic := '0';

type tx_state_t is (IDLE, START, DATA, STOP);
signal state_tx : tx_state_t := IDLE;

signal tx_bit_index : integer range 0 to 7 := 0;
signal tx_char_index : integer range 0 to 56 := 0;
signal tx_shift_reg : std_logic_vector(7 downto 0) := (others => '0');

type ascii_buf_t is array (0 to 56) of std_logic_vector(7 downto 0);
signal tx_buffer : ascii_buf_t;
signal tx_en : std_logic := '0';

type calc_state_t is (CALC_IDLE, CALC_T, CALC_E, CALC_D, CALC_P,
CALC_KP_VAL, CALC_KI_VAL, CALC_KD_VAL, CALC_DONE);
signal calc_state : calc_state_t := CALC_IDLE;

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang menggunakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

begin

-- =====
-- PROSES 1: BAUD TICK GENERATOR
-- =====

process(clk_50mhz)
begin
    if rising_edge(clk_50mhz) then
        if baud_cnt = BAUD_DIV then baud_cnt <= 0; sample_tick <= '1';
        else baud_cnt <= baud_cnt + 1; sample_tick <= '0'; end if;
    end if;
end process;

-- =====
-- PROSES 2: UART RX 8N1
-- =====

process(clk_50mhz)
begin
    if rising_edge(clk_50mhz) then
        rx_sync <= rx_sync(0) & data_Rx; rx_clean <= rx_sync(1);
        raw_data_valid <= '0';
        if sample_tick = '1' then
            case state_uart is
                when IDLE => if rx_clean = '0' then state_uart <= START;
                sample_cnt <= 0; end if;
                when START => if sample_cnt = 7 then if rx_clean = '0' then
                state_uart <= DATA; sample_cnt <= 0; bit_index <= 0; else state_uart <=
                IDLE; end if; else sample_cnt <= sample_cnt + 1; end if;
                when DATA => if sample_cnt = 15 then rx_shift(bit_index) <=
                rx_clean; sample_cnt <= 0; if bit_index = 7 then state_uart <= STOP; else
                bit_index <= bit_index + 1; end if; else sample_cnt <= sample_cnt + 1; end if;
                when STOP => if sample_cnt = 15 then if rx_clean = '1' then
                raw_data_valid <= '1'; end if; state_uart <= IDLE; else sample_cnt <=
                sample_cnt + 1; end if;
            end case;
        end if;
    end if;
end process;

-- =====
-- PROSES 3: 2-BYTE ASSEMBLER

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

-- =====
process(clk_50mhz)
  variable v_assembled : integer;
  variable v_concat   : std_logic_vector(15 downto 0);
begin
  if rising_edge(clk_50mhz) then
    if raw_data_valid = '1' then
      case state_asm is
        when WAIT_HEADER => if rx_shift = x"FF" then state_asm <=
GET_HIGH; end if;
        when GET_HIGH => high_byte_reg <= rx_shift; state_asm <=
GET_LOW;
        when GET_LOW =>
          v_concat := high_byte_reg & rx_shift;
          v_assembled := to_integer(unsigned(v_concat));

          if v_assembled > 2000 then temp_display <= 2000; else
temp_display <= v_assembled; end if;
          if (v_assembled * 100) > 200000 then temp_filt <= 200000; else
temp_filt <= v_assembled * 100; end if;

          state_asm <= WAIT_HEADER;
        end case;
      end if;
    end if;
  end process;

-- =====
-- REVISI PROSES 4: HIGH-SPEED LUT FUZZY (5x5 SYSTEM)
-- =====

process(clk_50mhz)
  variable v_error : integer range -262143 to 262143;
  variable v_derror : integer range -262143 to 262143;
  variable idx_e   : integer range 0 to 4;
  variable idx_de  : integer range 0 to 4; -- Jangkauan diubah menjadi 0-4 (5
kondisi simetris)
begin
  if rising_edge(clk_50mhz) then
    if cnt_1s = CNT_1S_MAX then
      v_error := (SETPOINT - temp_filt) / 100;

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

v_derror := v_error - last_error; -- Delta Error = Error sekarang - Error
sebelumnya

-- Fuzzifikasi Input 1: Error (Range Simetris berbasis data inersia
32.5°C)
if v_error < -400 then
    idx_e := 0; -- NB (Kelebihan parah > 30°C)
elsif v_error < -300 then
    idx_e := 1; -- NS (Kelebihan tipis)
elsif v_error <= 30 then
    idx_e := 2; -- Z (Pas target kisaran ±3°C)
elsif v_error <= 300 then
    idx_e := 3; -- PS (Kurang sedikit, zona kritis pengereman)
else
    idx_e := 4; -- PB (Masih dingin / jauh dari target)
end if;

-- Fuzzifikasi Input 2: Delta Error (Akselerasi Perubahan Suhu)
if v_derror < -15 then
    idx_de := 0; -- NB (Suhu melonjak naik sangat cepat)
elsif v_derror < 0 then
    idx_de := 1; -- NS (Suhu merangkak naik pelan)
elsif v_derror = 0 then
    idx_de := 2; -- Z (Suhu diam / stabil)
elsif v_derror <= 15 then
    idx_de := 3; -- PS (Suhu mulai turun tipis)
else
    idx_de := 4; -- PB (Suhu anjlok turun cepat)
end if;

-- Ekstraksi gain adaptif langsung dari matriks 5x5 LUT
Kp_fuzzy <= LUT_KP(idx_e, idx_de);
Ki_fuzzy <= LUT_KI(idx_e, idx_de);
Kd_fuzzy <= LUT_KD(idx_e, idx_de);
end if;
end if;
end process;

-- =====
-- PROSES 5: PID CONTROLLER (REVISI ANTI-WINDUP)
-- =====

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

process(clk_50mhz)
  variable e      : integer range -262143 to 262143;
  variable d      : integer range -262143 to 262143;
  variable i_new   : integer range -15000000 to 15000000;
  variable p_pure  : integer;
  variable scaled_out : integer;
begin
  if rising_edge(clk_50mhz) then
    if cnt_1s = CNT_1S_MAX then
      cnt_1s <= 0;
      pulse_1s <= '1';

      e := SETPOINT - temp_filt;
      dbg_error <= e;

      d := prev_temp - temp_filt;
      prev_temp <= temp_filt;
      dbg_delta <= d;

      last_error <= e / 100;

      -- Kalkulasi integral baru
      i_new := integral + e;

      -- PERBAIKAN ANTI-WINDUP:
      -- Jika suhu sudah di atas 128.5°C (temp_filt > 128500), paksa integral
      sekecil mungkin
      -- untuk mencegah over-kompensasi yang bikin osilasi gelombang.
      if temp_filt > 128500 then
        if i_new > 100000 then
          i_new := 100000; -- Batasi maksimal akumulasi sangat kecil di
          zona target
        elsif i_new < -100000 then
          i_new := -100000;
        end if;
      -- Jika suhu benar-benar bablas melewati target, reset total
      elsif temp_filt > SETPOINT then
        i_new := 0;
      -- Batasan normal saat oven masih dingin
      elsif i_new > INTEGRAL_MAX then
        i_new := INTEGRAL_MAX;

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

elsif i_new < INTEGRAL_MIN then
    i_new := INTEGRAL_MIN;
end if;

integral <= i_new;

-- Perhitungan Eksekusi Komponen PID Hybrid
p_pure := (Kp_fuzzy * e) + (Ki_fuzzy * i_new) + (Kd_fuzzy * d);
scaled_out := p_pure / 100000;

-- Clamping Daya Triac (0% s.d 100%)
if scaled_out < 0 then
    pid_out <= 0;
elsif scaled_out > 100 then
    pid_out <= 100;
else
    pid_out <= scaled_out;
end if;

else
    cnt_1s <= cnt_1s + 1;
    pulse_1s <= '0';
end if;
end if;
end process;

-- =====
-- PROSES 6: PHASE CONTROL
-- =====

process(clk_50mhz)
    variable v_delay : integer range -500000 to 500000;
begin
    if rising_edge(clk_50mhz) then
        zc_sync <= zc_sync(0) & zero_cross; zc_rising <= (not zc_sync(1)) and
        zc_sync(0);

        if zc_rising = '1' then
            v_delay := HALF_CYCLE - (pid_out * 5000);
            if v_delay < 0 then v_delay := 0; elsif v_delay > HALF_CYCLE then
            v_delay := HALF_CYCLE; end if;
            fire_delay <= v_delay; delay_cnt <= 0; fire_en <= '1'; fire_flag <= '0';
            elsif fire_en = '1' then

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

    if delay_cnt >= fire_delay then fire_flag <= '1'; fire_en <= '0'; else
delay_cnt <= delay_cnt + 1; fire_flag <= '0'; end if;
    else
        fire_flag <= '0';
    end if;
end if;
end process;

-- =====
-- PROSES 7: TRIAC GATE PULSE
-- =====

process(clk_50mhz)
begin
    if rising_edge(clk_50mhz) then
        if fire_flag = '1' then triac_gate <= '1'; pulse_cnt <= 1;
        elsif pulse_cnt > 0 and pulse_cnt < 5000 then pulse_cnt <= pulse_cnt + 1;
triac_gate <= '1';
        else triac_gate <= '0'; pulse_cnt <= 0; end if;
    end if;
end process;

triac_out <= triac_gate;

-- =====
-- PROSES 8: DISPLAY MULTIPLEXING
-- =====

process(clk_50mhz)
begin
    if rising_edge(clk_50mhz) then
        if seg_timer = 25000 then
            seg_timer <= 0;
            if seg_sel = 3 then seg_sel <= 0; else seg_sel <= seg_sel + 1; end if;
            else seg_timer <= seg_timer + 1; end if;

        case seg_sel is
            when 0 => digit_val <= seg_d3; o_digit <= "1110";
            when 1 => digit_val <= seg_d2; o_digit <= "1101";
            when 2 => digit_val <= seg_d1; o_digit <= "1011";
            when 3 => digit_val <= seg_d0; o_digit <= "0111";
            when others => o_digit <= "1111";
        end case;
    end if;
end process;

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang menggunakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

case digit_val is
    when 0 => o_seg <= "11000000"; when 1 => o_seg <= "11111001";
    when 2 => o_seg <= "10100100"; when 3 => o_seg <= "10110000";
    when 4 => o_seg <= "10011001"; when 5 => o_seg <= "10010010";
    when 6 => o_seg <= "10000010"; when 7 => o_seg <= "11111000";
    when 8 => o_seg <= "10000000"; when 9 => o_seg <= "10010000";
    when others => o_seg <= "11111111";
end case;

if seg_sel = 2 then o_seg(7) <= '0'; else o_seg(7) <= '1'; end if;
end if;
end process;

-- =====
-- TIMING GENERATOR FOR UART TX
-- =====

process(clk_50mhz)
begin
    if rising_edge(clk_50mhz) then
        if tx_baud_cnt = TX_BAUD_DIV then tx_baud_cnt <= 0; tx_tick <= '1';
        else tx_baud_cnt <= tx_baud_cnt + 1; tx_tick <= '0'; end if;
    end if;
end process;

--
=====
-- PROSES 9: SEQUENTIAL SUBTRACTION PARSER
--
=====

process(clk_50mhz)
    variable v_rem : integer range 0 to 262143 := 0;
    variable d3, d2, d1, d0 : integer range 0 to 9 := 0;
    variable v_err_scaled : integer range -262143 to 262143;
    variable v_derr_scaled : integer range -262143 to 262143;
begin
    if rising_edge(clk_50mhz) then
        case calc_state is
            when CALC_IDLE =>

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

if pulse_1s = '1' then
    v_err_scaled := (SETPOINT - temp_filt) / 100;
    v_derr_scaled := v_err_scaled - last_error;

    tx_buffer(0) <= x"54"; tx_buffer(1) <= x"3A"; -- "T:"
    tx_buffer(6) <= x"20";           -- " "
    tx_buffer(7) <= x"45"; tx_buffer(8) <= x"3A"; -- "E:"
    tx_buffer(14) <= x"20";           -- " "
    tx_buffer(15) <= x"44"; tx_buffer(16) <= x"3A"; -- "D:"
    tx_buffer(22) <= x"20";           -- " "
    tx_buffer(23) <= x"50"; tx_buffer(24) <= x"3A"; -- "P:"
    tx_buffer(28) <= x"20";           -- " "
    tx_buffer(29) <= x"4B"; tx_buffer(30) <= x"70"; tx_buffer(31) <=
x"3A"; -- "Kp:"
    tx_buffer(34) <= x"20";           -- " "
    tx_buffer(35) <= x"4B"; tx_buffer(36) <= x"69"; tx_buffer(37) <=
x"3A"; -- "Ki:"
    tx_buffer(39) <= x"20";           -- " "
    tx_buffer(40) <= x"4B"; tx_buffer(41) <= x"64"; tx_buffer(42) <=
x"3A"; -- "Kd:"

    v_rem := temp_display; d3 := 0; d2 := 0; d1 := 0; d0 := 0;
    calc_state <= CALC_T;
end if;

when CALC_T =>
    if v_rem >= 1000 then v_rem := v_rem - 1000; d3 := d3 + 1;
    elsif v_rem >= 100 then v_rem := v_rem - 100; d2 := d2 + 1;
    elsif v_rem >= 10 then v_rem := v_rem - 10; d1 := d1 + 1;
    else d0 := v_rem;
        tx_buffer(2) <= std_logic_vector(to_unsigned(48 + d3, 8));
        tx_buffer(3) <= std_logic_vector(to_unsigned(48 + d2, 8));
        tx_buffer(4) <= std_logic_vector(to_unsigned(48 + d1, 8));
        tx_buffer(5) <= std_logic_vector(to_unsigned(48 + d0, 8));
        seg_d3 <= d3; seg_d2 <= d2; seg_d1 <= d1; seg_d0 <= d0;

    if v_err_scaled < 0 then
        v_rem := -v_err_scaled; tx_buffer(9) <= x"2D";
    else
        v_rem := v_err_scaled; tx_buffer(9) <= x"2B";
    end if;

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

d3 := 0; d2 := 0; d1 := 0; d0 := 0;
calc_state <= CALC_E;
end if;

when CALC_E =>
  if v_rem >= 1000 then v_rem := v_rem - 1000; d3 := d3 + 1;
  elsif v_rem >= 100 then v_rem := v_rem - 100; d2 := d2 + 1;
  elsif v_rem >= 10 then v_rem := v_rem - 10; d1 := d1 + 1;
  else d0 := v_rem;
    tx_buffer(10) <= std_logic_vector(to_unsigned(48 + d3, 8));
    tx_buffer(11) <= std_logic_vector(to_unsigned(48 + d2, 8));
    tx_buffer(12) <= std_logic_vector(to_unsigned(48 + d1, 8));
    tx_buffer(13) <= std_logic_vector(to_unsigned(48 + d0, 8));

    if v_derr_scaled < 0 then
      v_rem := -v_derr_scaled; tx_buffer(17) <= x"2D";
    else
      v_rem := v_derr_scaled; tx_buffer(17) <= x"2B";
    end if;
    d3 := 0; d2 := 0; d1 := 0; d0 := 0;
    calc_state <= CALC_D;
  end if;

when CALC_D =>
  if v_rem >= 1000 then v_rem := v_rem - 1000; d3 := d3 + 1;
  elsif v_rem >= 100 then v_rem := v_rem - 100; d2 := d2 + 1;
  elsif v_rem >= 10 then v_rem := v_rem - 10; d1 := d1 + 1;
  else d0 := v_rem;
    tx_buffer(18) <= std_logic_vector(to_unsigned(48 + d3, 8));
    tx_buffer(19) <= std_logic_vector(to_unsigned(48 + d2, 8));
    tx_buffer(20) <= std_logic_vector(to_unsigned(48 + d1, 8));
    tx_buffer(21) <= std_logic_vector(to_unsigned(48 + d0, 8));

    v_rem := pid_out; d2 := 0; d1 := 0; d0 := 0;
    calc_state <= CALC_P;
  end if;

when CALC_P =>
  if v_rem >= 100 then v_rem := v_rem - 100; d2 := d2 + 1;
  elsif v_rem >= 10 then v_rem := v_rem - 10; d1 := d1 + 1;
  else d0 := v_rem;

```



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumunkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

tx_buffer(25) <= std_logic_vector(to_unsigned(48 + d2, 8));
tx_buffer(26) <= std_logic_vector(to_unsigned(48 + d1, 8));
tx_buffer(27) <= std_logic_vector(to_unsigned(48 + d0, 8));

v_rem := Kp_fuzzy / 100; d1 := 0; d0 := 0;
calc_state <= CALC_KP_VAL;
end if;

when CALC_KP_VAL =>
  if v_rem >= 10 then v_rem := v_rem - 10; d1 := d1 + 1;
  else d0 := v_rem;
    tx_buffer(32) <= std_logic_vector(to_unsigned(48 + d1, 8));
    tx_buffer(33) <= std_logic_vector(to_unsigned(48 + d0, 8));

    tx_buffer(38) <= std_logic_vector(to_unsigned(48 + Ki_fuzzy, 8));

    v_rem := Kd_fuzzy / 1000; d2 := 0; d1 := 0; d0 := 0;
    calc_state <= CALC_KD_VAL;
  end if;

when CALC_KD_VAL =>
  if v_rem >= 100 then v_rem := v_rem - 100; d2 := d2 + 1;
  elsif v_rem >= 10 then v_rem := v_rem - 10; d1 := d1 + 1;
  else d0 := v_rem;
    tx_buffer(43) <= std_logic_vector(to_unsigned(48 + d2, 8));
    tx_buffer(44) <= std_logic_vector(to_unsigned(48 + d1, 8));
    tx_buffer(45) <= std_logic_vector(to_unsigned(48 + d0, 8));

    tx_buffer(46) <= x"0D"; -- CR
    tx_buffer(47) <= x"0A"; -- LF
    calc_state <= CALC_DONE;
  end if;

when CALC_DONE =>
  tx_en <= '1';
  if state_tx = START then
    tx_en <= '0';
    calc_state <= CALC_IDLE;
  end if;
  when others => calc_state <= CALC_IDLE;
end case;

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

end if;
end process;

-- =====
-- PROSES 10: UART TX FSM STATE MACHINE (Batas Index: 47)
-- =====

process(clk_50mhz)
begin
  if rising_edge(clk_50mhz) then
    if tx_tick = '1' then
      case state_tx is
        when IDLE =>
          data_Tx <= '1';
          if tx_en = '1' then
            tx_char_index <= 0;
            tx_shift_reg <= tx_buffer(0);
            state_tx <= START;
          end if;
        when START =>
          data_Tx <= '0';
          tx_bit_index <= 0;
          state_tx <= DATA;
        when DATA =>
          data_Tx <= tx_shift_reg(tx_bit_index);
          if tx_bit_index = 7 then
            state_tx <= STOP;
          else
            tx_bit_index <= tx_bit_index + 1; -- <--- WAJIB TAMBAHKAN BARIS
            INI
          end if;
        when STOP =>
          data_Tx <= '1';
          if tx_char_index < 47 then
            tx_char_index <= tx_char_index + 1;
            tx_shift_reg <= tx_buffer(tx_char_index + 1);
            state_tx <= START;
          else
            state_tx <= IDLE;
          end if;
        end case;
      end if;
    end if;
  end if;
end process;

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```
end if;
end process;

end Behavioral;
```

Lampiran 3. Kode Program ESP32

```
/*
 * ESP32 + PT100 + FPGA UART + PZEM004T + OLED
 * Ready Upload
 */

#include <Wire.h>
#include <Adafruit_GFX.h>
#include <Adafruit_SSD1306.h>
#include <PZEM004Tv30.h>

/* ----- PIN CONFIG ----- */
const int analogPin = 34;

#define RXD2 16
#define TXD2 17

#define PZEM_RX_PIN 18
#define PZEM_TX_PIN 19

#define OLED_SDA 21
#define OLED_SCL 22

/* ----- SENSOR PARAM ----- */
const float R_load = 150.0;
const float V_ref = 3.3;
```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :

a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.

b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

/* ----- OLED ----- */
#define SCREEN_WIDTH 128
#define SCREEN_HEIGHT 64

Adafruit_SSD1306 display(
  SCREEN_WIDTH,
  SCREEN_HEIGHT,
  &Wire,
  -1
);

/* ----- PZEM ----- */
HardwareSerial PZEMSerial(1);

PZEM004Tv30 pzem(
  PZEMSerial,
  PZEM_RX_PIN,
  PZEM_TX_PIN
);

/* ----- FILTER ----- */
float suhuFiltered = 0.0;
bool firstRead = true;

unsigned long lastSendTime = 0;
unsigned long lastDisplayTime = 0;

void setup()
{
  Serial.begin(115200);

  Serial2.begin(

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

115200,
  SERIAL_8N1,
  RXD2,
  TXD2
);

analogReadResolution(12);

Wire.begin(
  OLED_SDA,
  OLED_SCL
);

if(!display.begin(
  SSD1306_SWITCHCAPVCC,
  0x3C))
{
  while(1);
}

display.clearDisplay();
display.setTextColor(SSD1306_WHITE);
display.setTextSize(1);

display.setCursor(0,0);
display.println("PT100 + PZEM");
display.println("System Start...");
display.display();

delay(500);

Serial.println("System Ready");

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

}

void loop()
{
  /* =====
    1. PT100 ADC AVERAGING
    ===== */
  long adcSum = 0;

  for(int i=0;i<32;i++)
  {
    adcSum += analogRead(analogPin);
    delayMicroseconds(500);
  }

  float adcValue = adcSum / 32.0;

  float voltageADC =
    (adcValue / 4095.0) * V_ref;

  float currentMA =
    (voltageADC / R_load) * 1000.0;

  float suhuBaru = 0.0;

  if(currentMA >= 4.0)
  {
    suhuBaru =
      (currentMA - 4.0)
      * 150.0 / 16.0;
  }

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

if(suhuBaru < 0)
    suhuBaru = 0;

/* =====
2. IIR FILTER
===== */

if(firstRead)
{
    suhuFiltered = suhuBaru;
    firstRead = false;
}
else
{
    suhuFiltered =
        (0.99 * suhuFiltered) +
        (0.01 * suhuBaru);
}

/* =====
3. UART TO FPGA
===== */

if(millis() - lastSendTime >= 100)
{
    lastSendTime = millis();

    int suhuKirim =
        (int)(suhuFiltered * 10.0);

    suhuKirim =
        constrain(
            suhuKirim,
            0,

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

1500
);

byte highByte =
(suhuKirim >> 8) & 0xFF;

byte lowByte =
suhuKirim & 0xFF;

Serial2.write(0xFF);
Serial2.write(highByte);
Serial2.write(lowByte);
}

/* ===== */
4. READ PZEM
/* ===== */

float voltage =
pzem.voltage();

float current =
pzem.current();

float power =
pzem.power();

float energy =
pzem.energy();

float frequency =
pzem.frequency();

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```
float pf =
    pzem.pf();

/* =====
5. OLED UPDATE
===== */

if(millis() - lastDisplayTime >= 500)
{
    lastDisplayTime = millis();

    display.clearDisplay();

    display.setTextSize(1);

    display.setCursor(0,0);
    display.print("T:");
    display.print(
        suhuFiltered,
        1
    );
    display.println(" C");

    display.print("V:");
    display.print(
        isnan(voltage)?0:voltage,
        1
    );
    display.println("V");

    display.print("I:");
    display.print(
        isnan(current)?0:current,
```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```

2
);
display.println("A");

display.print("P:");
display.print(
    isnan(power)?0:power,
    1
);
display.println("W");

display.print("E:");
display.print(
    isnan(energy)?0:energy,
    2
);
display.println("kWh");

display.print("F:");
display.print(
    isnan(frequency)?0:frequency,
    1
);

display.print(" PF:"); //Power Factor
display.print(
    isnan(pf)?0:pf,
    2
);

display.display();

```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```
//Kirim Serial Monitor
Serial.print(
  suhuFiltered,
  1
);
Serial.print("\t");
Serial.print(
  isnan(voltage)?0:voltage,
  1
);
Serial.print("\t");
Serial.print(
  isnan(current)?0:current,
  2
);
Serial.print("\t");
Serial.print(
  isnan(power)?0:power,
  1
);
Serial.print("\t");
Serial.print(
  isnan(energy)?0:energy,
  2
);
Serial.print("\t");
Serial.print(
  isnan(frequency)?0:frequency,
  1
);
Serial.print("\t");
Serial.println(
```



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian , penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

```
isnan(pf)?0:pf,
  2
);
{
}
```

