



Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



Judul :

PERANCANGAN SISTEM PENGISIAN BATERAI PADA PLTS

Sub Judul :

**PERANCANGAN SISTEM PENGISIAN BATERAI DENGAN
METODE *FUZZY LOGIC* PADA PLTS**

SKRIPSI

Ryan Ahsani Taqwim

1903433006

**POLITEKNIK
NEGERI
JAKARTA**

PROGRAM STUDI SARJANA TERAPAN

INSTRUMENTASI DAN KONTROL INDUSTRI

JURUSAN TEKNIK ELEKTRO

POLITEKNIK NEGERI JAKARTA

2021



 Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



Judul :

PERANCANGAN SISTEM PENGISIAN BATERAI PADA PLTS

Sub Judul :

**PERANCANGAN SISTEM PENGISIAN BATERAI DENGAN
METODE *FUZZY LOGIC* PADA PLTS**

SKRIPSI

**Diajukan sebagai salah satu syarat untuk memperoleh gelar
Sarjana Terapan**

**Ryan Ahsani Taqwim
1903433006**

**POLITEKNIK
NEGERI
JAKARTA**

PROGRAM STUDI SARJANA TERAPAN

INSTRUMENTASI DAN KONTROL INDUSTRI

JURUSAN TEKNIK ELEKTRO

POLITEKNIK NEGERI JAKARTA

2021



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

HALAMAN PERNYATAAN ORISINALITAS

Skripsi ini adalah hasil karya saya sendiri dan semua sumber baik yang dikutip maupun dirujuk telah saya nyatakan dengan benar.

Nama : Ryan Ahsani Taqwim
NIM : 1903433006
Tanda Tangan :

Tanggal : 6 September 2021

**POLITEKNIK
NEGERI
JAKARTA**

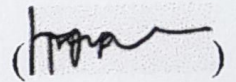
LEMBAR PENGESAHAN
SKRIPSI

Skripsi diajukan oleh :

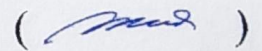
Nama : Ryan Ahsani Taqwim
NIM : 1903433006
Program Studi : Instrumentasi dan Kontrol Industri
Judul Skripsi : Perancangan Sistem Pengisian Baterai dengan Metode
Fuzzy Logic Pada PLTS

Telah diuji oleh tim penguji dalam sidang Skripsi pada 13 Agustus 2021 dan dinyatakan **LULUS**.

Pembimbing I : Rika Novita Wardhani, S.T., M.T.
NIP. 19701114 200812 2 001

()

Pembimbing II : Endang Wijaya, S.T., M.Si.
NIP. 19610607 198601 1 002

()

Depok, ~~.....~~ 6 SEPTEMBER 2021

Disahkan oleh

Ketua Jurusan Teknik Elektro



Ir. Sri Danaryani, M.T.

NIP. 19630503 199103 2 001



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

HALAMAN PERSEMBAHAN

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

Kupersembahkan untuk kedua orang tua. Ayah sebagai pewaris kegagahan, kerja keras, dan optimisme. Serta Ibu yang tak pernah tersendat aliran do'a untuk anaknya, amat kuat dan ringankan semua langkah

“Dan rendahkanlah dirimu terhadap mereka berdua dengan penuh kesayangan dan ucapkanlah : ‘Wahai Tuhanku, kasihilah mereka keduanya, sebagaimana mereka berdua telah mendidik aku waktu kecil.’” (Q.S. Al-Isra, 17:24)

POLITEKNIK
NEGERI
JAKARTA



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

HALAMAN MOTTO



POLITEKNIK
NEGERI
JAKARTA

“Barangsiapa yang menempuh suatu perjalanan dalam rangka untuk menuntut ilmu maka Allah akan memudahkan baginya jalan ke surga. Tidaklah berkumpul suatu kaum disalah satu masjid diantara masjid-masjid Allah, mereka membaca Kitabullah serta saling mempelajarinya kecuali akan turun kepada mereka ketenangan dan rahmat serta diliputi oleh para malaikat. Allah menyebut-nyebut mereka dihadapan para malaikat.”

(H.R. Muslim)



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

KATA PENGANTAR

Puji syukur kehadirat Allah SWT, dengan rahmat dan hidayah-Nya serta dengan upaya maksimal, penulis dapat menyelesaikan tugas akhir yang berjudul “Perancangan Sistem Pengisian Baterai dengan Metode *Fuzzy Logic* pada PLTS”. Penyusunan tugas akhir ini guna memenuhi persyaratan memperoleh gelar Sarjana Terapan pada program studi Instrumentasi dan Kontrol Industri Politeknik Negeri Jakarta.

Dalam prosesnya, penulis banyak mendapatkan pencerahan ide, saran, dorongan serta berbagai macam referensi yang telah banyak membantu dalam penyelesaian tugas akhir ini. Dengan segala hormat dan kerendahan hati perkenankanlah penulis mengucapkan terima kasih kepada :

1. Ayah dan Ibu tercinta yang dengan sepenuh hati memberikan dukungan moril maupun spiritual sehingga tugas akhir ini dapat terselesaikan.
2. Rika Novita Wardhani, S.T., M.T., selaku dosen pembimbing I.
3. Endang Wijaya, S.T., M.Si., selaku dosen pembimbing II.
4. Ir. Sri Danaryani, M.T., selaku Ketua Jurusan Teknik Elektro.
5. Seluruh dosen dan staff Program Studi Instrumentasi dan Kontrol Industri PNJ.
6. Rekan - rekan mahasiswa RPL IKI PNJ 2019 yang telah banyak bekerja sama dengan penulis selama belajar di PNJ..

Akhir kata, penulis berharap Allah SWT berkenan membalas segala kebaikan semua pihak yang telah membantu. Semoga Tugas Akhir ini membawa manfaat bagi pengembangan ilmu.

Depok, 2021

Penulis



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

DAFTAR ISI

HALAMAN PERNYATAAN ORISINALITAS.....	iii
LEMBAR PENGESAHAN	iv
HALAMAN PERSEMBAHAN.....	v
HALAMAN MOTTO	vi
KATA PENGANTAR.....	vii
DAFTAR ISI.....	viii
DAFTAR GAMBAR.....	x
DAFTAR TABEL.....	xi
INTISARI.....	Error! Bookmark not defined.
ABSTRACT.....	xiii
1 BAB I PENDAHULUAN.....	1
1.1 Latar Belakang.....	1
1.2 Rumusan Masalah.....	1
1.3 Tujuan	2
1.4 Luaran	2
2 BAB II TINJAUAN PUSTAKA.....	3
2.1 Panel Surya.....	3
2.1.1 Pemodelan Panel Surya.....	5
2.2 Baterai <i>Lead Acid</i>	7
2.3 <i>Maximum Power Point Tracking (MPPT)</i>	8
2.3.1 <i>Metode Fuzzy Logic</i>	9
2.4 <i>Single-Ended Primary-Inductor Converter (SEPIC)</i>	11
2.5 Arduino Nano	13
2.6 Rangkaian Pembagi Tegangan	14
2.7 Sensor Arus ACS712	15



Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

3	BAB III PERANCANGAN DAN REALISASI	17
3.1	Perancangan Alat	17
3.1.1	Deskripsi Alat	17
3.1.2	Cara Kerja Alat	18
3.1.3	Spesifikasi Alat	18
3.1.4	Diagram Blok	19
3.2	Realisasi Alat	20
3.2.1	Perancangan Perangkat Keras	20
3.2.2	Perancangan Perangkat Lunak	25
4	BAB IV PEMBAHASAN	32
4.1	Pengujian Sistem Menggunakan Algoritma <i>Fuzzy Logic</i>	32
4.1.1	Deskripsi Pengujian	32
4.1.2	Prosedur Pengujian	32
4.1.3	Data Hasil Pengujian dan Analisis Data	33
5	BAB V PENUTUP	35
5.1	Simpulan	35
5.2	Saran	35
	DAFTAR PUSTAKA	
	LAMPIRAN	

**POLITEKNIK
NEGERI
JAKARTA**



DAFTAR GAMBAR

Gambar 2.1 Panel Surya <i>Polycrystalline</i>	4
Gambar 2.2 Rangkaian Model Panel Surya (Selva, 2013)	5
Gambar 2.3 Baterai <i>Lead Acid</i>	7
Gambar 2.4 Titik Daya Maksimum (<i>Maximum Power Point</i>) pada Panel Surya (Texas Instrument, 2012)	8
Gambar 2.5 Rangkaian Konverter <i>SEPIC</i> (Texas Instrument, 2008)	11
Gambar 2.6 Konverter <i>SEPIC</i> Saat <i>CCM</i> (Texas Instrument, 2008)	12
Gambar 2.7 Tegangan Komponen Konverter <i>SEPIC</i> Saat <i>CCM</i> (Texas Instrument, 2008)	13
Gambar 2.8 <i>Board</i> Arduino Nano (Arduino, 2021)	13
Gambar 2.9 Rangkaian Pembagi Tegangan	15
Gambar 2.10 Sensor Arus ACS712 (seeedstudio.com, 2020)	16
Gambar 3.1 <i>Flowchart</i> Perancangan Alat	17
Gambar 3.2 <i>Flowchart</i> Sistem	18
Gambar 3.3 Diagram Blok Sistem	20
Gambar 3.4 Rangkaian Sensor Tegangan	21
Gambar 3.5 Rangkaian Sensor Arus	22
Gambar 3.6 Rangkaian <i>SEPIC DC Converter</i>	23
Gambar 3.7 Rangkaian <i>Gate Driver</i> MOSFET	23
Gambar 3.8 Rangkaian Arduino <i>Shield</i>	24
Gambar 3.9 Rangkaian Sistem Pengisian Baterai pada PLTS	25
Gambar 3.10 Simulasi <i>Fuzzy Logic Control</i>	27
Gambar 3.11 Simulasi parameter masukan berupa perubahan tegangan	27
Gambar 3.12 Simulasi parameter keluaran berupa perubahan <i>duty cycle</i>	28
Gambar 3.13 Simulasi pemeriksaan fungsi keanggotaan	29
Gambar 3.14 Simulasi defuzzifikasi	29
Gambar 3.15 Rangkaian Alat	30
Gambar 3.16 Pengujian Sistem	31
Gambar 4.1 Grafik hasil dengan metode <i>fuzzy logic</i>	34

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkannya dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

DAFTAR TABEL

Tabel 2.1 Spesifikasi Panel Surya.....	5
Tabel 2.2 Spesifikasi <i>Board</i> Arduino Uno (Arduino, 2021)	14
Tabel 3.1 Spesifikasi Komponen	19
Tabel 3.2 Tabel Spesifikasi <i>SEPIC DC Converter</i>	22
Tabel 3.3 Tabel Konfigurasi <i>Pin Out</i> Arduino Nano	24
Tabel 3.4 Tabel Fungsi Keanggotaan Masukan Fuzzifikasi.....	26
Tabel 4.1 Data <i>Monitoring</i> Sistem dengan Metode <i>Fuzzy Logic (Duty Cycle 50%)</i>	33





Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

Sistem Pengisian Baterai dengan Metode Fuzzy Logic pada PLTS

ABSTRAK

Kebutuhan energi yang ada saat ini, sebagian besar terpenuhi oleh energi yang bersumber dari bahan bakar fosil seperti minyak bumi, batu bara, dan gas alam. Namun persediaan energi yang ada saat ini semakin berkurang. Salah satu alternatif yang dapat diterapkan untuk permasalahan ini adalah pemanfaatan teknologi panel surya. Dalam aplikasinya panel surya masih memiliki kekurangan terutama dari sisi tegangan keluarannya yang bervariasi sehingga mengakibatkan pengisian daya menjadi kurang optimal. Pada tugas akhir ini dibuat sebuah sistem menggunakan *SEPIC DC Converter* untuk melakukan pengisian baterai dengan metode *fuzzy logic* pada PLTS. Pada tugas akhir ini kontroler yang digunakan yaitu Arduino Nano. Pada saat melakukan pengujian, tegangan keluaran dari panel surya rata-rata 18,84 V, tegangan optimal keluaran *SEPIC DC Converter* dengan menggunakan metode *fuzzy logic* sebesar 13,1 V. Dari hasil pengujian waktu yang diperlukan agar baterai dapat terisi penuh yaitu sekitar 6 jam 27 menit.

Kata Kunci : Panel Surya, *Fuzzy Logic*, Baterai, *SEPIC DC Converter*, Arduino Nano

**POLITEKNIK
NEGERI
JAKARTA**



Battery Charging System with Fuzzy Logic in PLTS

ABSTRACT

The current energy needs are mostly met by energy sourced from fossil such as oil, coal, and natural gas. However, the current supply of energy is decreasing. One alternative that can be applied to this problem is the use of solar panel technology. In its application, solar panel still have shortcomings, especially in terms of varying output voltages, resulting in less than optimal charging. In this research, a system using SEPIC DC Converter for a battery charging is made using the fuzzy logic method in PLTS. In this study, the controller used is Arduino Nano. At the time of testing, the output voltage of the solar panel is 18,84 V in average, the optimal output voltage of the SEPIC DC Converter using the fuzzy logic method is 13,1 V. From the test results, the time required for the battery to be fully charged is about 6 hours, 27 minutes.

Keywords : Solar Panel, Fuzzy Logic, Battery, SEPIC DC Converter, Arduino Nano

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengemukakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

POLITEKNIK
NEGERI
JAKARTA



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumunkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

BAB I PENDAHULUAN

1.1 Latar Belakang

Energi adalah kebutuhan pokok setiap manusia. Kebutuhan energi yang ada saat ini, sebagian besar terpenuhi oleh energi yang bersumber dari bahan bakar fosil seperti minyak bumi, batubara dan gas alam. Namun persediaan energi yang ada saat ini semakin berkurang. Jika tak segera ditangani, kemungkinan tak terhindarkan lagi adanya krisis energi. Salah satu alternatif yang dapat diterapkan untuk permasalahan ini adalah pemanfaatan teknologi sel surya. Indonesia berada di wilayah dengan iklim tropis yang salah satu cirinya yaitu mendapatkan cahaya matahari sepanjang tahun. Maka dengan hal tersebut Indonesia memiliki potensi energi surya yang sangat besar. Seperti yang dikatakan oleh Ketua Umum Asosiasi Industri Perlampuan Indonesia (Aperlindo) John Manoppo, Indonesia memiliki potensi energi surya sebesar $4,8\text{kWh/m}^2$ per hari. Potensi ini sepuluh kali lipat dari potensi yang dimiliki Jerman dan sebagian besar negara di kawasan Eropa.

Salah satu cara untuk memanfaatkan potensi energi surya dalam pengembangan pembangkit listrik tenaga surya (PLTS) yang ramah lingkungan yaitu dengan menggunakan panel surya. Penggunaan panel surya dapat menghemat penggunaan bahan bakar fosil yang jumlahnya semakin berkurang setiap tahunnya (Agary & Tanudjaja, 2015). PLTS dapat menjadi solusi penyediaan listrik yang berkelanjutan dan ramah lingkungan.

Dalam aplikasinya panel surya masih memiliki kekurangan terutama sisi tegangan keluaran yang bervariasi tergantung pada iradiasi matahari dan suhu, serta tidak dapat memasok daya secara 24 jam nonstop, maka perlu dilakukannya penyimpanan energi. Oleh karena itu, penulis membuat sistem *Single-Ended Primary-Inductor Converter (SEPIC)* untuk pengisian baterai dengan metode *fuzzy logic* pada panel surya agar dapat menghasilkan daya pada titik maksimum.

1.2 Rumusan Masalah

Rumusan masalah dari penelitian ini sesuai uraian latar belakang adalah :

1. Bagaimana merancang sistem *SEPIC DC Converter* dengan metode *fuzzy logic* pada PLTS?



© Hak Cipta milik Politeknik Negeri Jakarta

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang menggunakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

2. Bagaimana mengoptimalkan tegangan yang dihasilkan dari panel surya untuk *charging* baterai?
3. Berapa lama waktu yang dibutuhkan untuk mengisi baterai tanpa menggunakan metode *fuzzy logic* dan dengan menggunakan metode *fuzzy logic*?

1.3 Tujuan

Tujuan yang akan dicapai dalam penelitian ini adalah :

1. Memahami dan merancang sistem *SEPIC DC Converter* untuk melakukan optimasi keluaran daya dalam pengisian baterai pada PLTS.
2. Mendapatkan hasil yang optimal untuk tegangan yang dihasilkan dari panel surya untuk *charging* baterai dengan menggunakan metode *fuzzy logic* pada sistem *SEPIC DC Converter*.
3. Mengetahui waktu yang dibutuhkan untuk mengisi baterai tanpa menggunakan metode *fuzzy logic* dan dengan menggunakan metode *fuzzy logic*.

1.4 Luaran

Luaran yang diharapkan dari pelaksanaan penelitian ini adalah :

1. Prototipe Sistem Pengisian Baterai pada PLTS menggunakan *SEPIC DC Converter* dengan algoritma *fuzzy logic*.
2. Laporan Tugas Akhir.
3. Publikasi nasional atau internasional terakreditasi.



Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

BAB V PENUTUP

5.1 Simpulan

1. Pada percobaan yang telah dilakukan, *SEPIC DC Converter* cocok digunakan sebagai pengisian baterai karena tegangan keluaran yang lebih optimal diatas tegangan kerja baterai, yaitu sekitar 13,1V
2. Dengan menggunakan metode, saat tegangan panel surya sebesar 18,84 V, dibutuhkan waktu sekitar 6,45 jam agar baterai dapat terisi penuh.

5.2 Saran

1. Pengembangan alat ukur masih perlu dilakukan untuk meningkatkan kemampuan sensitivitas yang lebih baik.
2. Perancangan dengan menggunakan sensor - sensor *industrial grade* agar pengukurannya lebih presisi.
3. Untuk pengembangan kedepan, perlu ditambah untuk pemantauan pengukuran dari jarak jauh.

POLITEKNIK
NEGERI
JAKARTA



DAFTAR PUSTAKA

Agary, A., & Tanudjaja, H. (2015). Design of Maximum Power Point Tracking Converter System Based on Microcontroller ATMEGA 328.

Akpadu, K. A., Okwaraoka, C. P. A., & Aririguzo, M. I., (2017). Design and Implementation of Battery Charge Controller Using Embedded Fuzzy Logic System, International Journal of Innovative Research in Science, Engineering and Technology, Vol. 6, Issue 6, June 2017.

Algari, C. R., Giraldo, J. T., & Alvarez, O. R., (2017). Fuzzy Logic Based MPPT Controller for a PV System, Energies, 2017, 10, 2036.

Babgei A. F., (2012). Rancang Bangun *Maximum Power Point Tracker (MPPT)* pada Panel Surya Dengan menggunakan metode *Fuzzy*, Institut Teknologi Sepuluh November, Surabaya.

Barkah, R. D., & Hidayat, S., (2019). Simulasi Charge Discharge Model Baterai Lead Acid, Jurnal Ilmu dan Inovasi Fisika, Vol. 03, No. 02, (2019) 128 - 134.

Bogaraj, T., Kanagaraj, J., Shalini, E., (2014). Fuzzy Logic Based MPPT for Solar PV Applications, International Journal of Innovative Research in Electrical, Electronics, Instrumentation and Control Engineering, Vol. 2, Issue 6, June 2014.

Cheikh dkk. (2007). Maximum power point tracking using a fuzzy logic control scheme, Revue des Energies Renouvelables, Vol 10, No. 3, (2007) 387 - 395.

Hermawan, L. N. (2020). Pelacak Titik Daya Maksimum Untuk Diimplementasikan Pada Plts (Pembangkit Listrik Tenaga Surya) Menggunakan Metode Fuzzy, Politeknik Negeri Jakarta.

HIOKI E. E. Corporation. (2020). *Lead-acid Battery Handbook*. Madrid, Qld : HIOKI E. E. Corporation.

Imar, E. E. (2018). Rancang Bangun Sistem Buck Converter dengan Kendali PI pada Panel Surya, Universitas Gadjah Mada.

Hak Cipta :
1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta

2. Dilarang menggunakan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta



© Hak Cipta milik Politeknik Negeri Jakarta

Melina, H. (2019). *Photovoltaic Maximum Power Point Tracking (MPPT) dengan Metode Fuzzy Logic Controller* berbasis Arduino, Universitas Sumatera Utara.

Osada, M., & Hazzab, A., (2016). Fuzzy Logic Control of a SEPIC Converter for a Photovoltaic System, *Journal of Fundamentals of Renewable Energy and Applications*, Vol. 6, Issue 4, 2016.

Delva, (2013). Modelling and Simulation of Incremental Conductance MPPT Algorithm for Photovoltaic Applications, *International Journal of Scientific Engineering and Technology*, Vol. 2, pp. 681684.

Suryoatmojo dkk. (2018). Desain dan Implementasi Konverter DC-DC Topologi SEPIC Termodifikasi dengan *Gain* Statis yang Tinggi untuk Aplikasi pada *Photovoltaic*, *Jurnal Teknologi Penerbangan*, Vol. 2 No. 1 April 2018.

Zhang, D. (2013). *AN-1484 Designing A SEPIC Converter*, Texas Instruments, Texas.

Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

POLITEKNIK
NEGERI
JAKARTA



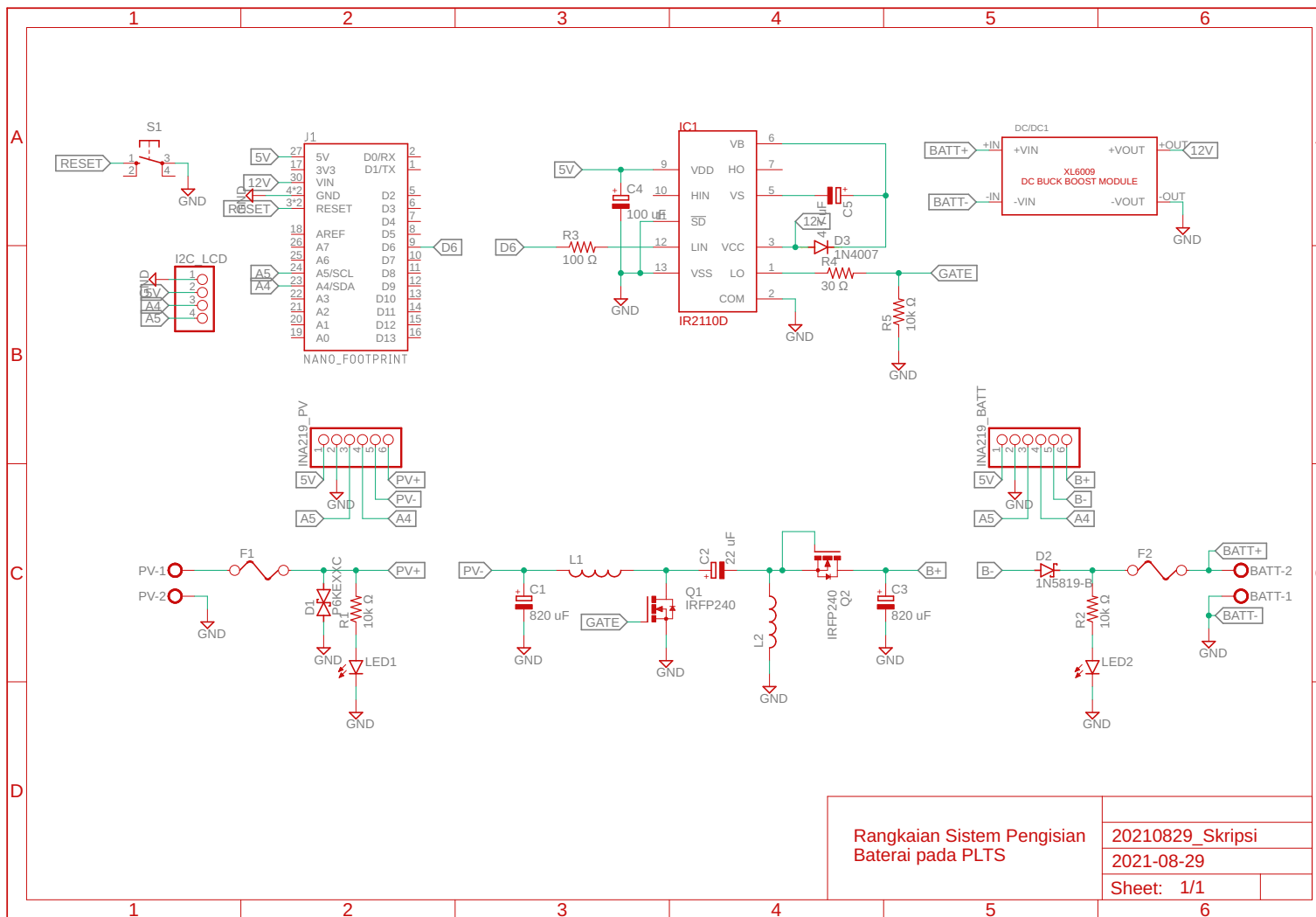
© Hak Cipta milik Politeknik Negeri Jakarta

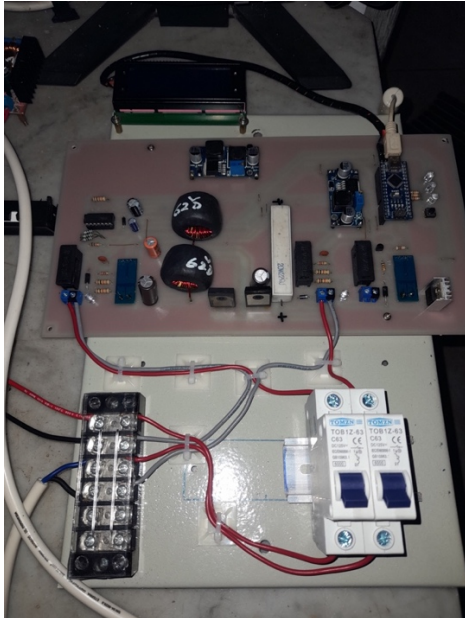
Hak Cipta :

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber :
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penulisan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Politeknik Negeri Jakarta
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Politeknik Negeri Jakarta

LAMPIRAN

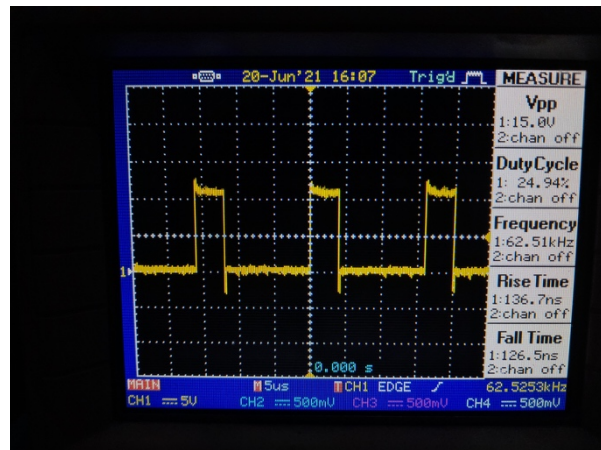
POLITEKNIK
NEGERI
JAKARTA



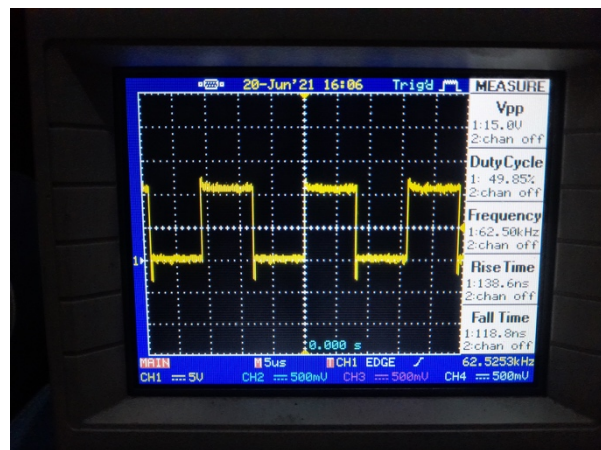


Pengujian Gate Driver

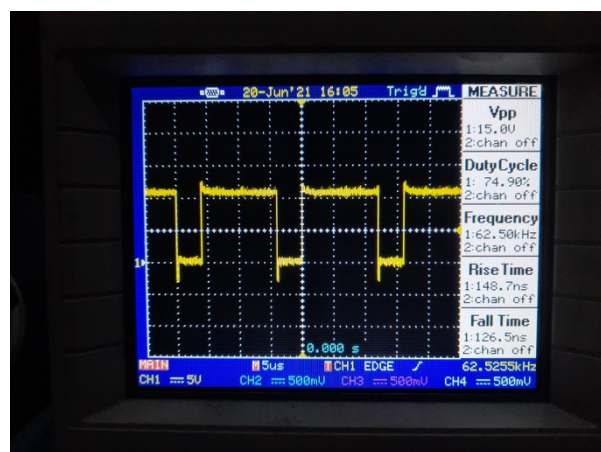
Duty Cycle 25%



Duty Cycle 50%



Duty Cycle 75%



Program Arduino

```
// A0 - Voltage Sensor Solar Panel
// A1 - Current Sensor Solar Panel
// A2 - Voltage Sensor Battery
// A3 - Current Sensor Battery
// A4 - I2C LCD SDA
// A5 - I2C LCD SCL
// A6 - Current Sensor Load

// D6 - SEPIC Converter MOSFET
// D7 - Load Control
// D8 - Battery Red LED
// D9 - Battery Yellow LED
// D10 - Battery Green LED

#include <Wire.h>
#include <LiquidCrystal_I2C.h>

#define pv_volts A0
#define pv_amps A1
#define batt_volts A2
#define load_amps A3

#define sampling 10

#define sepic_control 6
#define load_control 7
#define red_led 8
#define yellow_led 9
#define green_led 10

byte solar_pic[8] =
{
  0b111111, 0b10101, 0b111111, 0b10101, 0b111111, 0b10101, 0b111111, 0b00000
};

byte battery_pic[8] =
{
  0b01110, 0b11011, 0b10001, 0b10001, 0b10001, 0b10001, 0b10001, 0b11111
};

byte load_pic[8] =
{
  0b00100, 0b00100, 0b01110, 0b10001, 0b10001, 0b11111, 0b01010, 0b01010
};
```

```
byte energy_pic[8] =
{
  0b00010, 0b00100, 0b01000, 0b11111, 0b00010, 0b00100, 0b01000, 0b00000
};
```

```
byte pwm_pic[8] =
{
  0b00000, 0b10111, 0b10101, 0b10101, 0b10101, 0b10101, 0b11101, 0b00000
};
```

```
LiquidCrystal_I2C lcd(0x27,20,4);
```

```
unsigned int adc;
float vcc;
```

```
float raw_v_pv, raw_v_batt;
float v_pv, v_batt;
```

```
float raw_i_pv, raw_i_load;
float i_pv, i_load;
```

```
int pwm = 0;
int duty;
```

```
float d_duty, d_volt;
float NB, NS, NK, NE, PK, PS, PB;
```

```
void setup() {
  Serial.begin(9600);
```

```
  TCCR0B = TCCR0B & B11111000 | B00000001;
```

```
  pinMode(pv_volts, INPUT);
  pinMode(batt_volts, INPUT);
```

```
  pinMode(pv_amps, INPUT);
  pinMode(load_amps, INPUT);
```

```
  pinMode(sepic_control, OUTPUT);
  pinMode(load_control, OUTPUT);
  pinMode(red_led, OUTPUT);
  pinMode(yellow_led, OUTPUT);
  pinMode(green_led, OUTPUT);
```

```
  digitalWrite(sepic_control, LOW);
```

```
  lcd.init();
```



```

lcd.backlight();
lcd.createChar(1, solar_pic);
lcd.createChar(2, battery_pic);
lcd.createChar(3, load_pic);
lcd.createChar(4, energy_pic);
lcd.createChar(5, pwm_pic);
lcd.clear();
}

void loop() {
  duty = map(pwm, 0, 254, 0, 100);

  read_sensor();
  print_data();
  lcd_display();
  led_indicator();
  charge();
}

int read_adc(int channel) {
  int sum = 0;
  int temp;

  for(int i = 0; i < sampling; i++){
    temp = analogRead(channel);
    sum += temp;
    delay(50);
  }
  return (sum / sampling);
}

void read_sensor(void) {
  raw_v_pv = (read_adc(pv_volts) / 1024.0) * 5.10;
  v_pv = raw_v_pv / 0.1803;

  raw_v_batt = (read_adc(batt_volts) / 1024.0) * 5.10;
  v_batt = raw_v_batt / 0.1803;

  raw_i_pv = read_adc(pv_amps) * (5.10 / 1023.0);
  i_pv = (raw_i_pv - 2.5) / 0.185;

  raw_i_load = read_adc(load_amps) * (5.10 / 1023.0);
  i_load = (raw_i_load - 2.5) / 0.185;
}

void print_data() {
  Serial.print("Solar Panel Voltage: ");

```

```
Serial.print(v_pv < 0.0 ? 0.0 : v_pv);  
Serial.println("V");
```

```
Serial.print("Solar Panel Current: ");  
Serial.print(i_pv < 0.0 ? 0.0 : i_pv);  
Serial.println("A");
```

```
Serial.print("Battery Voltage: ");  
Serial.print(v_batt < 0.0 ? 0.0 : v_batt);  
Serial.println("V");
```

```
Serial.print("Load Current: ");  
Serial.print(i_load < 0.0 ? 0.0 : i_load);  
Serial.println("A");
```

```
Serial.print("PWM: ");  
Serial.println(pwm);  
Serial.println("*****");  
}
```

```
void lcd_display() {  
  lcd.setCursor(0,0);  
  lcd.write(1);
```

```
  lcd.setCursor(2,0);  
  lcd.print(v_pv < 0.0 ? 0.0 : v_pv);  
  lcd.print("V ");
```

```
  lcd.setCursor(9,0);  
  lcd.print(i_pv < 0.0 ? 0.0 : i_pv);  
  lcd.print("A ");
```

```
  lcd.setCursor(0,1);  
  lcd.write(2);  
  lcd.setCursor(2,1);  
  lcd.print(v_batt < 0.0 ? 0.0 : v_batt);  
  lcd.print("V ");
```

```
  lcd.setCursor(9,1);  
  lcd.print(i_load < 0.0 ? 0.0 : i_load);  
  lcd.print("A ");
```

```
  lcd.setCursor(0,2);  
  lcd.write(5);  
  lcd.setCursor(2,2);  
  lcd.print(duty);  
  lcd.print("% ");
```

```
}
```

```
void led_indicator(void) {  
    if(v_batt >= 12.50) {  
        digitalWrite(green_led, HIGH);  
        digitalWrite(yellow_led, LOW);  
        digitalWrite(red_led, LOW);  
    } else if(v_batt >= 11.50 && v_batt <= 12.00) {  
        digitalWrite(yellow_led, HIGH);  
        digitalWrite(green_led, LOW);  
        digitalWrite(red_led, LOW);  
    } else {  
        digitalWrite(red_led, HIGH);  
        digitalWrite(green_led, LOW);  
        digitalWrite(yellow_led, LOW);  
    }  
}
```

```
unsigned char negatif_besar() {  
    if(d_volt <= -3.0) {  
        NB = 1;  
    } else if(d_volt >= -3.0 && d_volt <= -2.0) {  
        NB = -2 - d_volt;  
    } else if(d_volt >= -2.0) {  
        NB = 0;  
    }  
    return NB;  
}
```

```
unsigned char negatif_sedang() {  
    if(d_volt <= -3.0) {  
        NS = 0;  
    } else if(d_volt >= -3.0 && d_volt <= -2.0) {  
        NS = d_volt - (-3);  
    } else if(d_volt >= -2.0 && d_volt <= -1.0) {  
        NS = 0 - d_volt;  
    } else if(d_volt >= 0) {  
        NS = 0;  
    }  
    return NS;  
}
```

```
unsigned char negatif_kecil() {  
    if(d_volt <= -2.0) {  
        NK = 0;  
    } else if(d_volt >= -2.0 && d_volt <= -1.0) {  
        NK = d_volt - (-2);  
    }  
}
```

```

} else if (d_volt >= -1.0 && d_volt <= 0) {
    NK = 0 - d_volt ;
} else if (d_volt >= 0) {
    NK = 0;
}
return NK;
}

```

```

unsigned char netral() {
    if(d_volt <= -1.0) {
        NE = 0;
    } else if(d_volt >= -1.0 && d_volt <= 0) {
        NE = d_volt - (-1);
    } else if(d_volt >= 0 && d_volt <= 1) {
        NE = 1 - d_volt;
    } else if(d_volt >= 1) {
        NE = 0;
    }
    return NE;
}

```

```

unsigned char positif_kecil() {
    if(d_volt <= 0) {
        PK = 0;
    } else if(d_volt >= 0 && d_volt <= 1) {
        PK = d_volt - 0;
    } else if(d_volt >= 1 && d_volt <= 2) {
        PK = 2 - d_volt;
    } else if(d_volt >= 2) {
        PK = 0;
    }
    return PK;
}

```

```

unsigned char positif_sedang() {
    if(d_volt <= 1) {
        PS = 1;
    } else if(d_volt >= 1 && d_volt <= 2) {
        PS = d_volt - 1;
    } else if(d_volt >= 2 && d_volt <= 3) {
        PS = 3 - d_volt;
    } else if(d_volt >= 3) {
        PS = 0;
    }
    return PS;
}

```

```

unsigned char positif_besar() {
  if(d_volt <= 2.0) {
    PB= 0;
  } else if(d_volt >= 2.0 && d_volt <= 3.0) {
    PB = d_volt - 2;
  } else if(d_volt >= 3) {
    PB = 0;
  }
  return PB;
}

```

```

void rule() {
  negatif_besar();
  negatif_sedang();
  negatif_kecil();
  netral();
  positif_kecil();
  positif_sedang();
  positif_besar();
}

```

```

void defuzzification() {
  d_duty = (NB * 6) + (NS * 4) + (NK * 2) + (NE * 0) + (PK * -2) + (PS * -4) + (PB * -6);
}

```

```

void fuzzification() {
  rule();
  defuzzification();
}

```

```

void charge(void) {
  if(v_pv < 13.00) {
    pwm = 0;
    pwm = constrain(pwm, 0, 254);
    analogWrite(sepic_control, pwm);
  };
}

```

```

if(v_pv > 13.00) {
  d_volt = v_batt - 13.00;
  fuzzification();
  pwm = pwm + d_duty;
  pwm = constrain(pwm, 1, 125);
  analogWrite(sepic_control, pwm);
};

```

```

if(v_batt >= 13.00) {
  pwm = 0;
}

```

```
pwm = constrain(pwm, 0, 254);  
analogWrite(sepic_control, pwm);  
};  
}
```

IR2110(S)PbF/IR2113(S)PbF

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
 Fully operational to +500V or +600V
 Tolerant to negative transient voltage
 dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
 Separate logic supply range from 3.3V to 20V
 Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

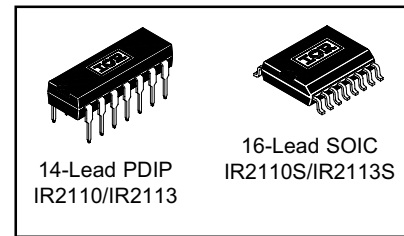
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O}+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

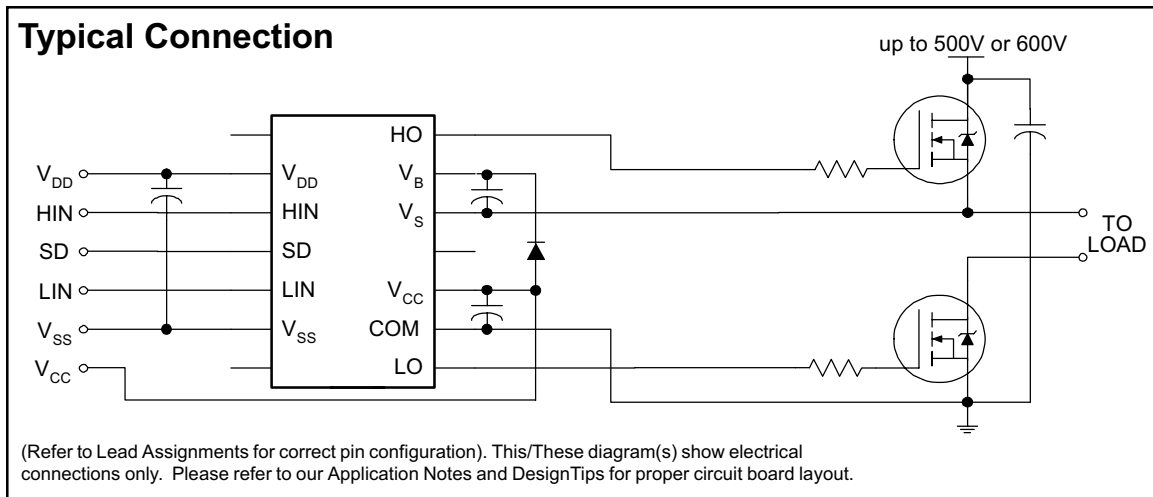
Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Packages



Typical Connection



Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V _B	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V _S	High side floating supply offset voltage	V _B - 25	V _B + 0.3		
V _{HO}	High side floating output voltage	V _S - 0.3	V _B + 0.3		
V _{CC}	Low side fixed supply voltage	-0.3	25		
V _{LO}	Low side output voltage	-0.3	V _{CC} + 0.3		
V _{DD}	Logic supply voltage	-0.3	V _{SS} + 25		
V _{SS}	Logic supply offset voltage	V _{CC} - 25	V _{CC} + 0.3		
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS} - 0.3	V _{DD} + 0.3		
dV _S /dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns	
P _D	Package power dissipation @ T _A ≤ +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R _{THJA}	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T _J	Junction temperature	—	150	°C	
T _S	Storage temperature	-55	150		
T _L	Lead temperature (soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V _B	High side floating supply absolute voltage	V _S + 10	V _S + 20	V
V _S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V _{HO}	High side floating output voltage	V _S	V _B	
V _{CC}	Low side fixed supply voltage	10	20	
V _{LO}	Low side output voltage	0	V _{CC}	
V _{DD}	Logic supply voltage	V _{SS} + 3	V _{SS} + 20	
V _{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V _{IN}	Logic input voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	
T _A	Ambient temperature	-40	125	°C

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

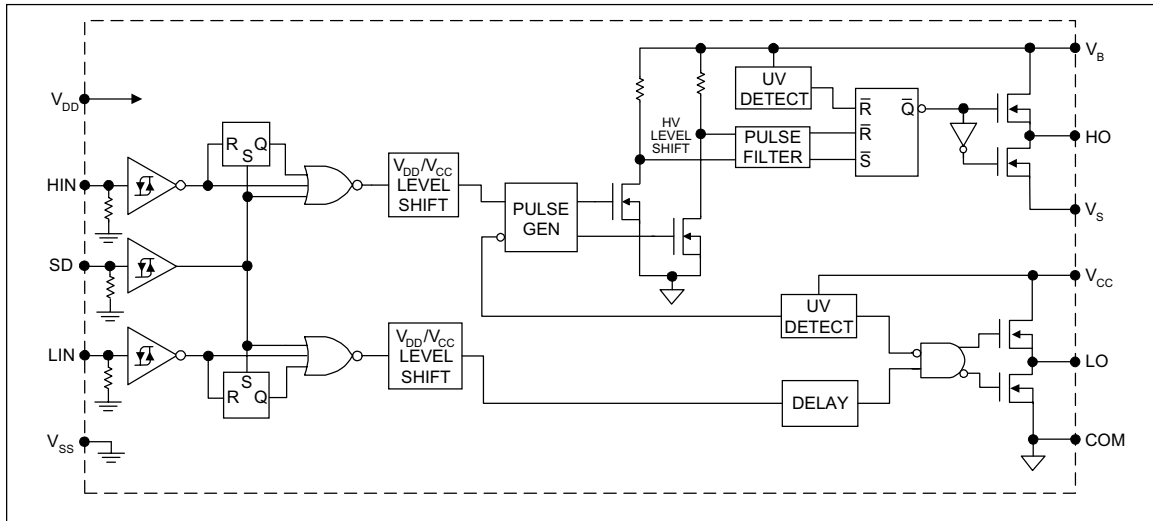
Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	—	—	—		10 20

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0	$V_{IN} = 0V$	
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

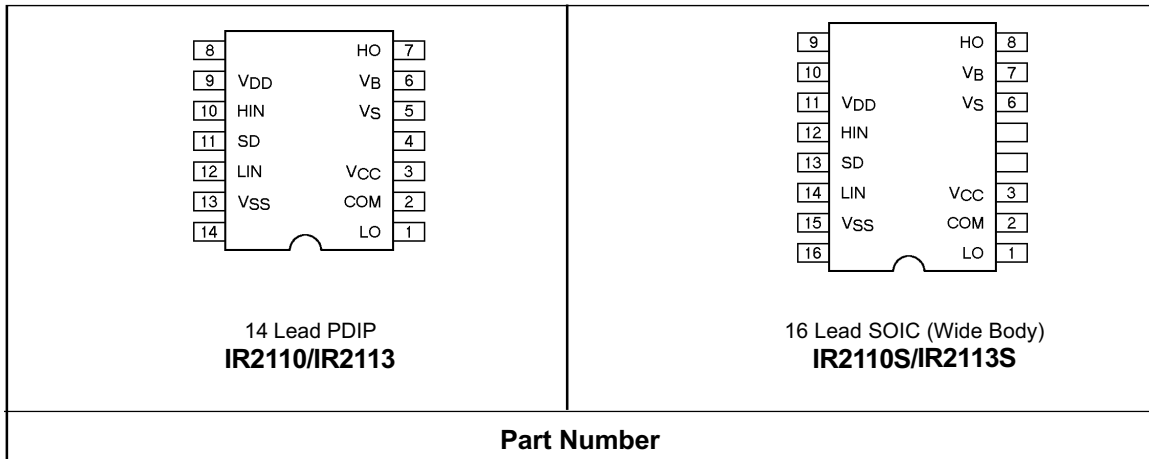
Functional Block Diagram



Lead Definitions

Symbol	Description
V _{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V _{SS}	Logic ground
V _B	High side floating supply
HO	High side gate drive output
V _S	High side floating supply return
V _{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments



IR2110(S)PbF/IR2113(S)PbF

International
IR Rectifier

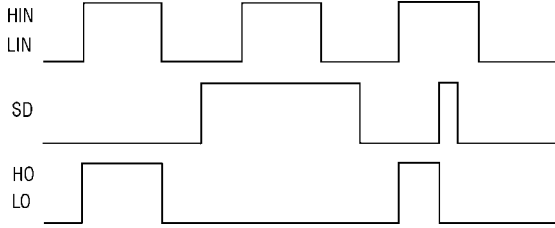


Figure 1. Input/Output Timing Diagram

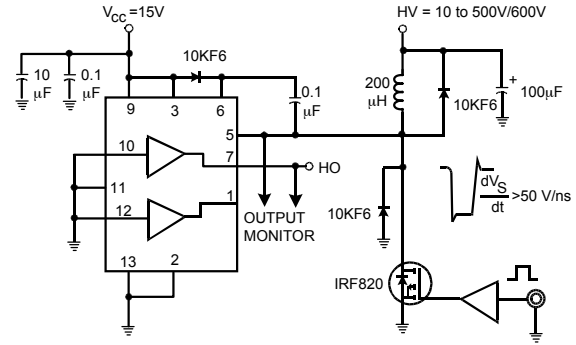


Figure 2. Floating Supply Voltage Transient Test Circuit

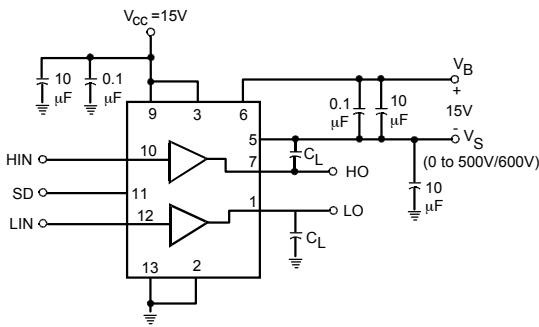


Figure 3. Switching Time Test Circuit

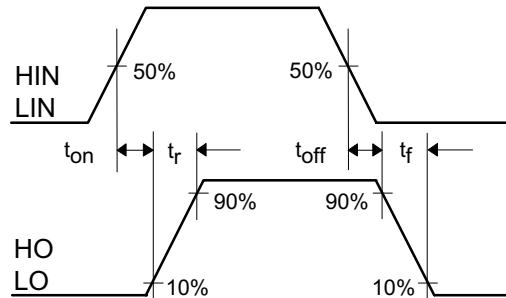


Figure 4. Switching Time Waveform Definition

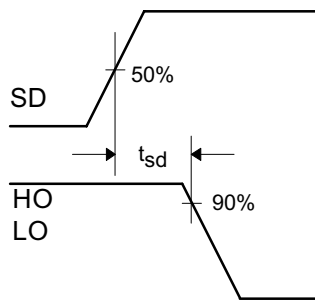


Figure 5. Shutdown Waveform Definitions

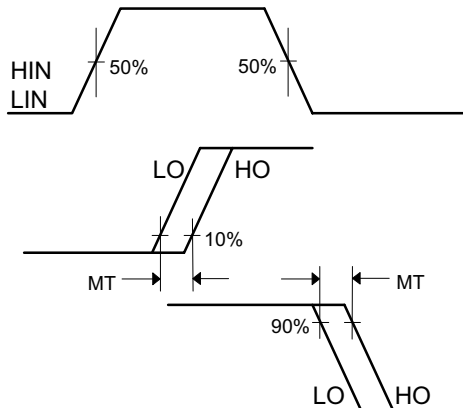


Figure 6. Delay Matching Waveform Definitions

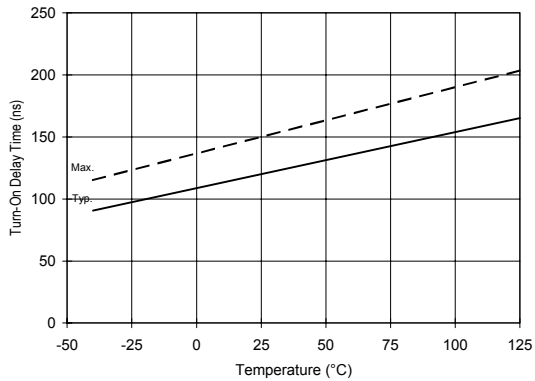


Figure 7A. Turn-On Time vs. Temperature

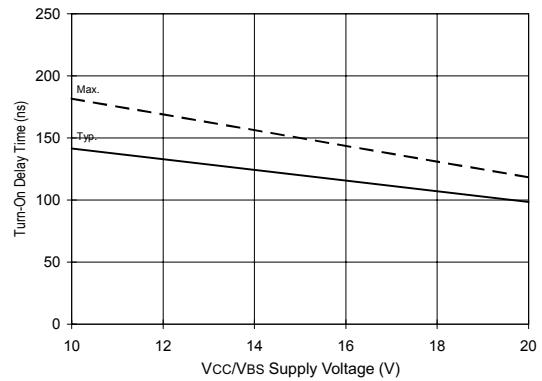


Figure 7B. Turn-On Time vs. Vcc/Vbs Supply Voltage

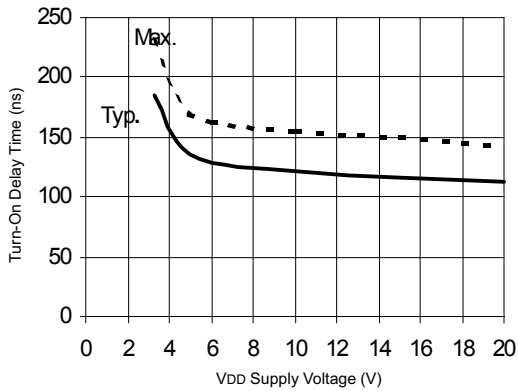


Figure 7C. Turn-On Time vs. VDD Supply Voltage

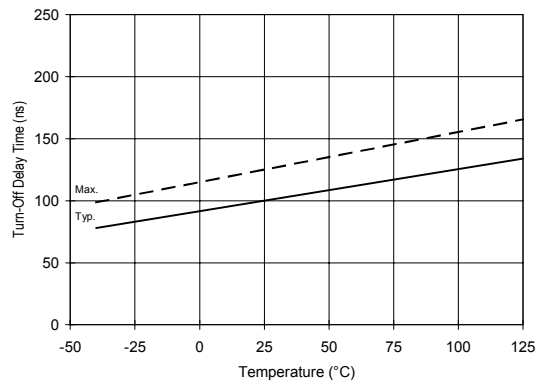


Figure 8A. Turn-Off Time vs. Temperature

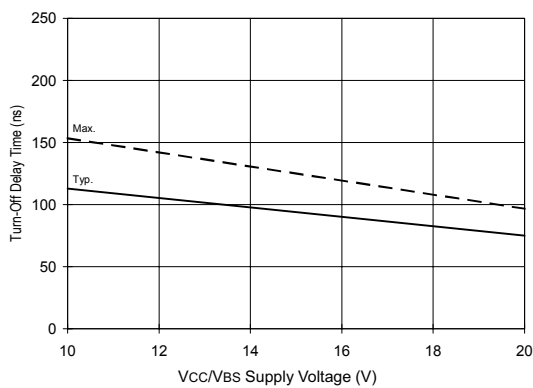


Figure 8B. Turn-Off Time vs. Vcc/Vbs Supply Voltage

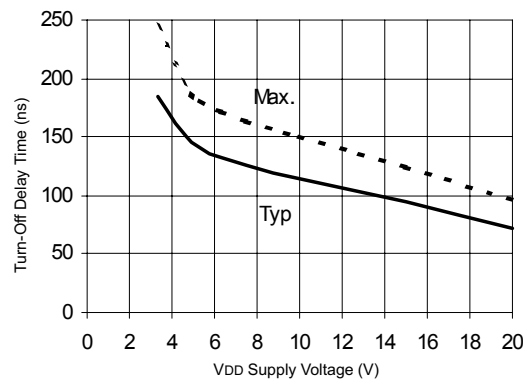


Figure 8C. Turn-Off Time vs. VDD Supply Voltage

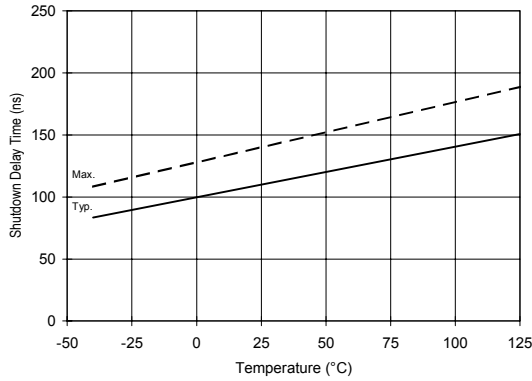


Figure 9A. Shutdown Time vs. Temperature

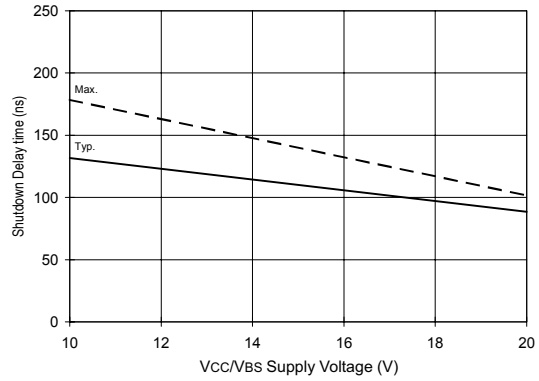


Figure 9B. Shutdown Time vs. Vcc/Vbs Supply Voltage

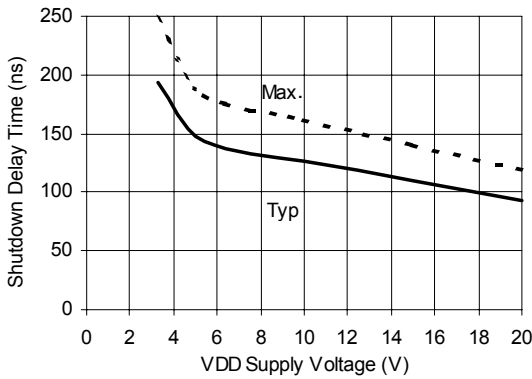


Figure 9C. Shutdown Time vs. VDD Supply Voltage

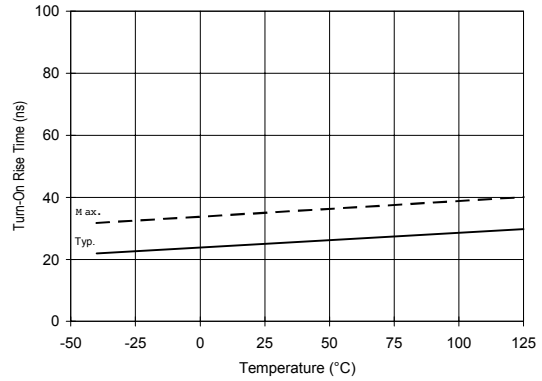


Figure 10A. Turn-On Rise Time vs. Temperature

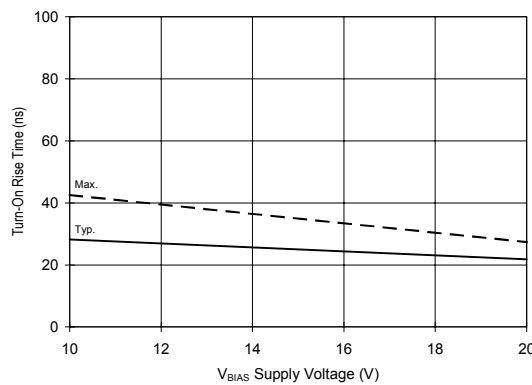


Figure 10B. Turn-On Rise Time vs. Voltage

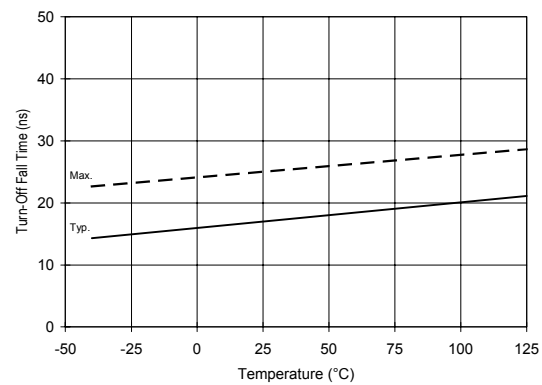


Figure 11A. Turn-Off Fall Time vs. Temperature

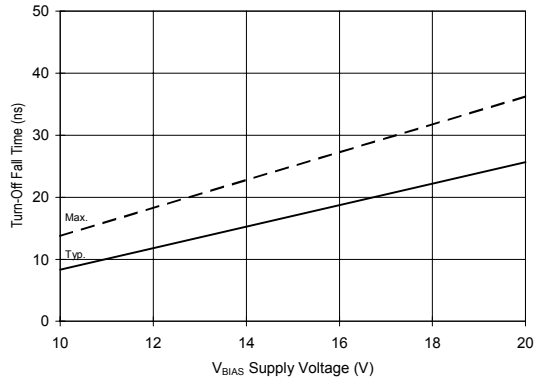


Figure 11B. Turn-Off Fall Time vs. Voltage

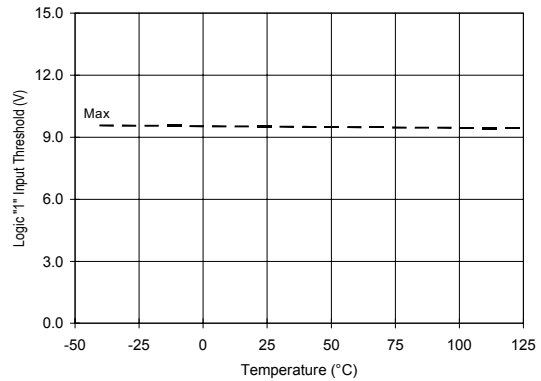


Figure 12A. Logic "1" Input Threshold vs. Temperature

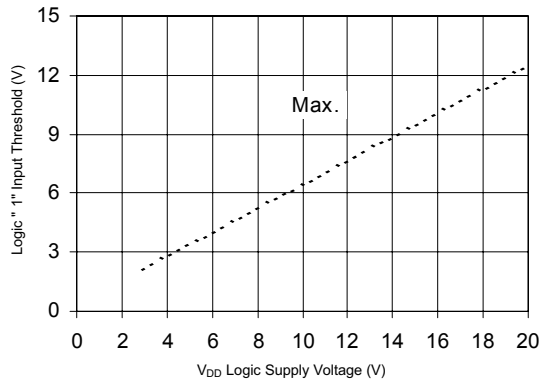


Figure 12B. Logic "1" Input Threshold vs. Voltage

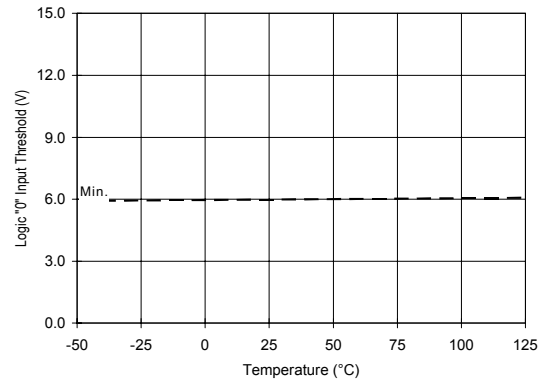


Figure 13A. Logic "0" Input Threshold vs. Temperature

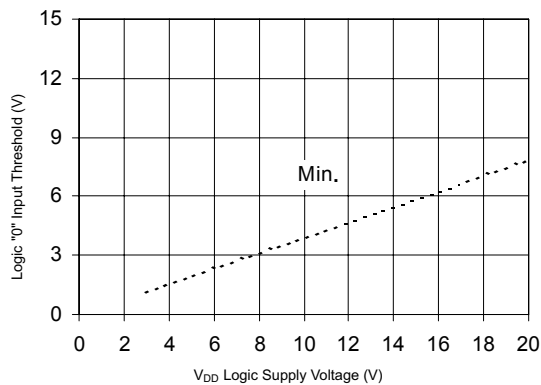


Figure 13B. Logic "0" Input Threshold vs. Voltage

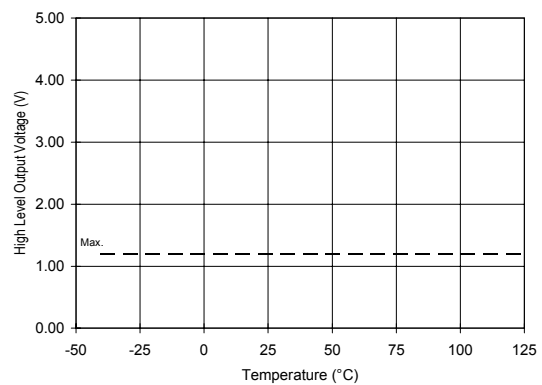


Figure 14A. High Level Output vs. Temperature

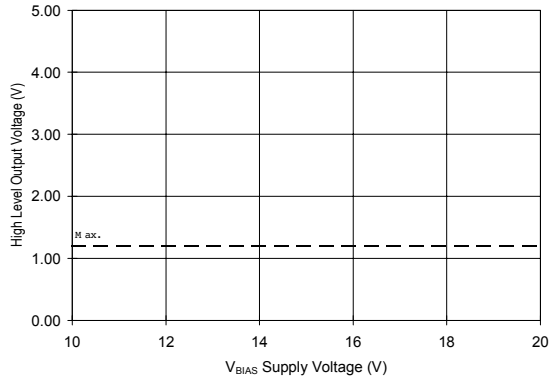


Figure 14B. High Level Output vs. Voltage

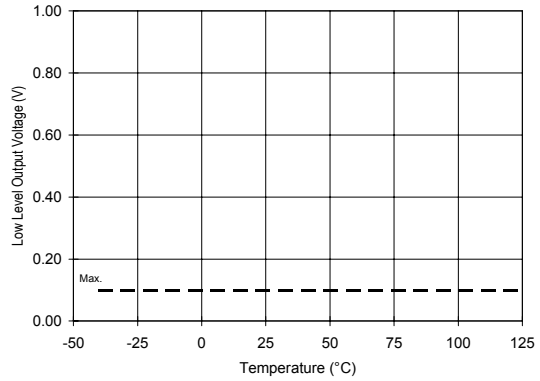


Figure 15A. Low Level Output vs. Temperature

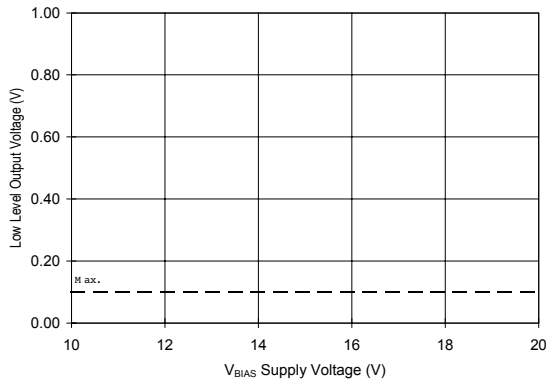


Figure 15B. Low Level Output vs. Voltage

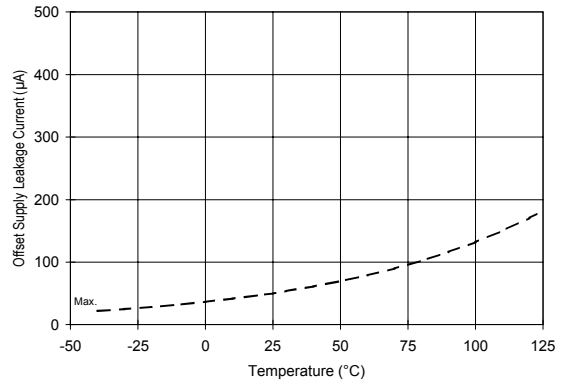


Figure 16A. Offset Supply Current vs. Temperature

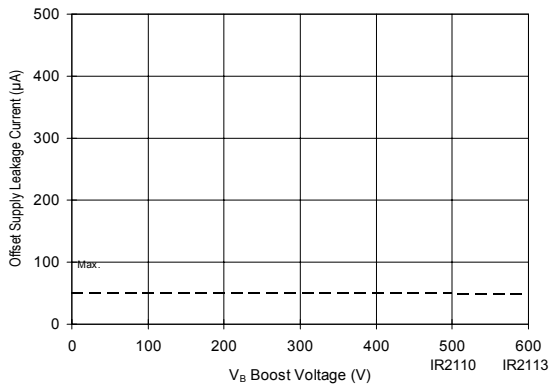


Figure 16B. Offset Supply Current vs. Voltage

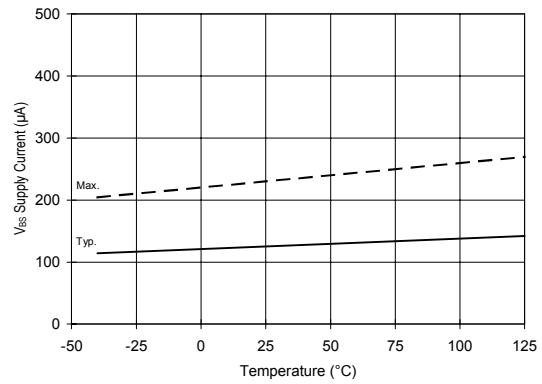


Figure 17A. V_{BS} Supply Current vs. Temperature

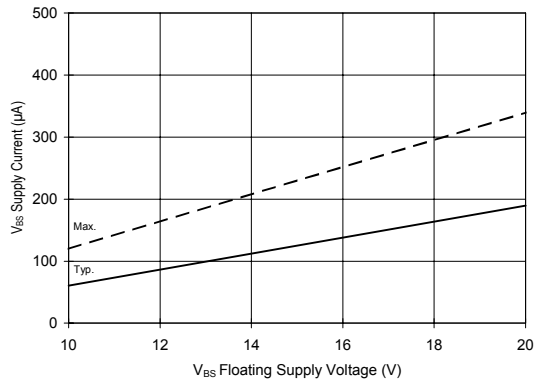


Figure 17B. V_{BS} Supply Current vs. Voltage

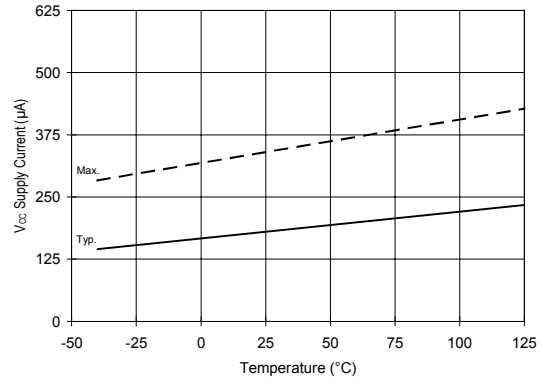


Figure 18A. V_{CC} Supply Current vs. Temperature

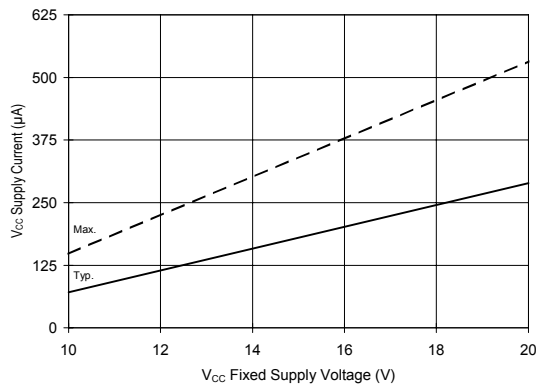


Figure 18B. V_{CC} Supply Current vs. Voltage

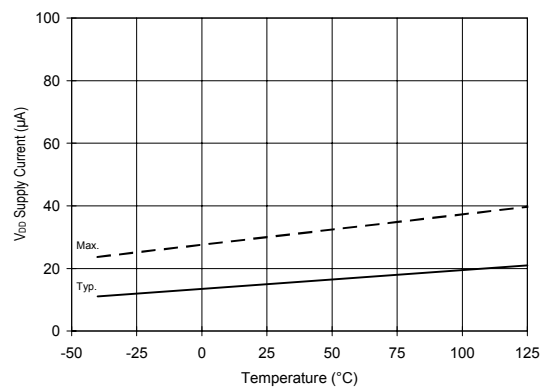


Figure 19A. V_{DD} Supply Current vs. Temperature

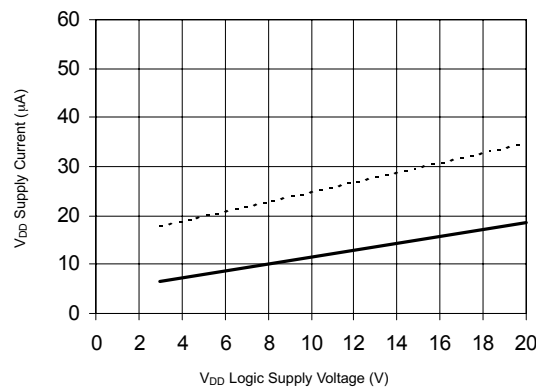


Figure 19B. V_{DD} Supply Current vs. V_{DD} Voltage

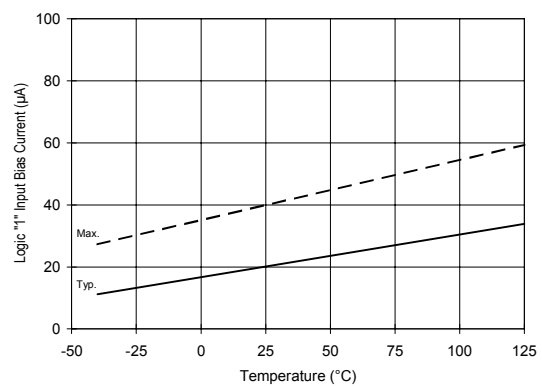


Figure 20A. Logic "1" Input Current vs. Temperature

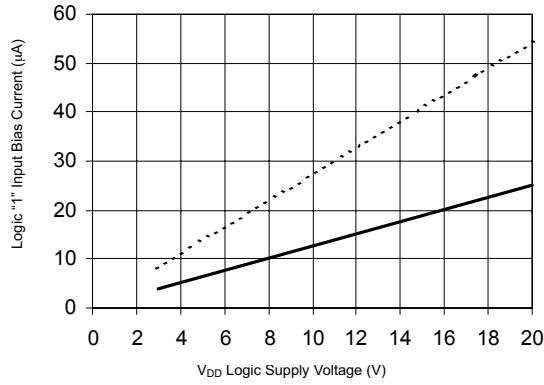


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

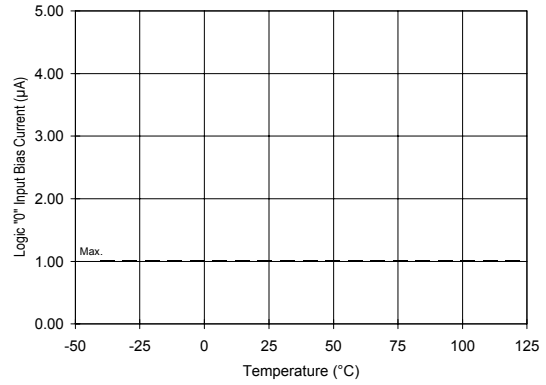


Figure 21A. Logic "0" Input Current vs. Temperature

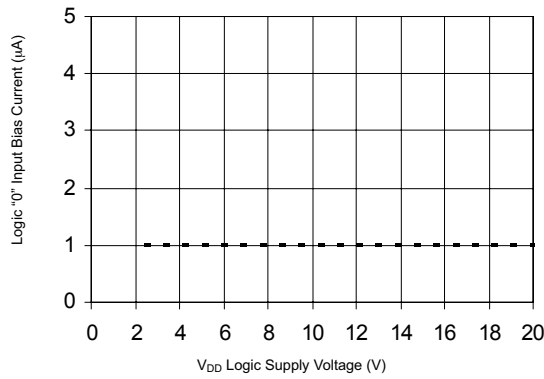


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

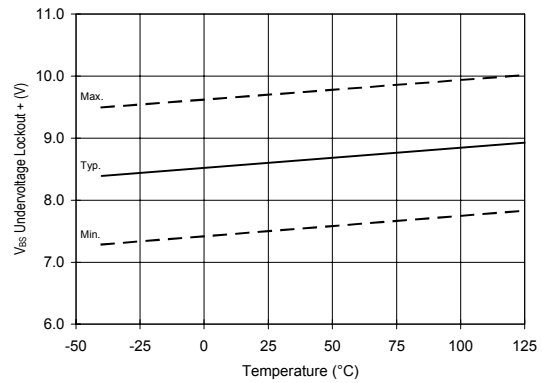


Figure 22. V_{BS} Undervoltage Lockout (+) vs. Temperature

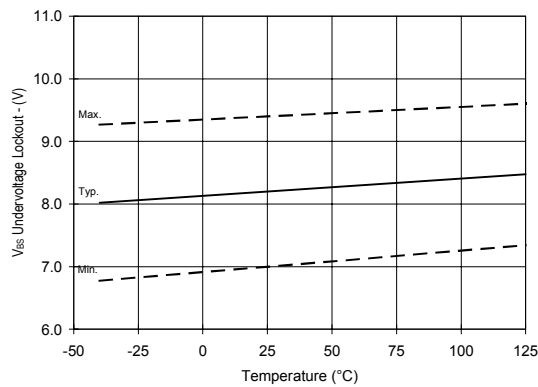


Figure 23. V_{BS} Undervoltage Lockout (-) vs. Temperature

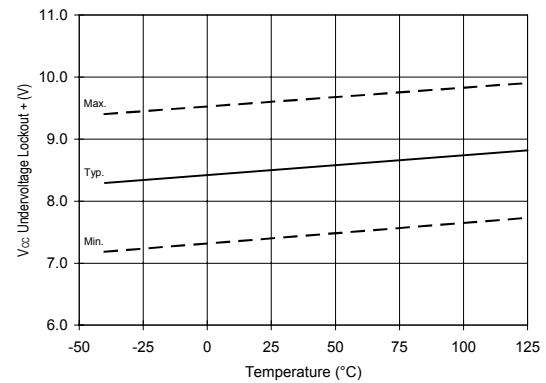


Figure 24. V_{CC} Undervoltage Lockout (+) vs. Temperature

IR2110(S)PbF/IR2113(S)PbF

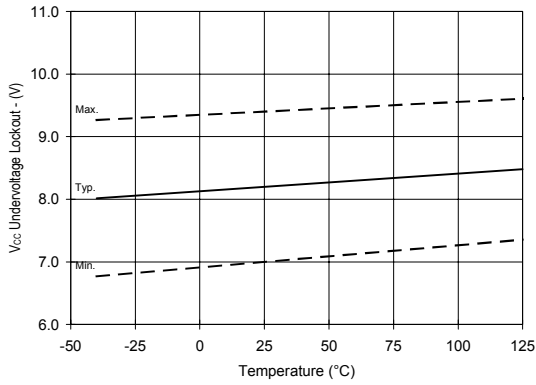


Figure 25. Vcc Undervoltage (-) vs. Temperature

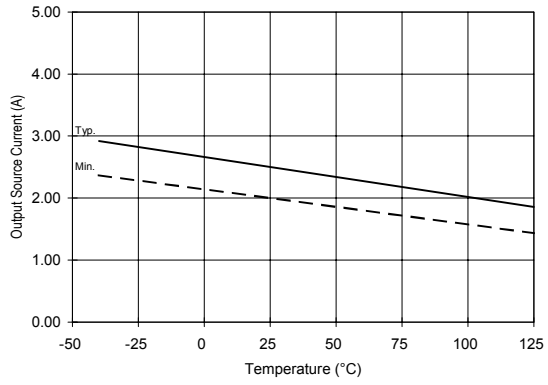


Figure 26A. Output Source Current vs. Temperature

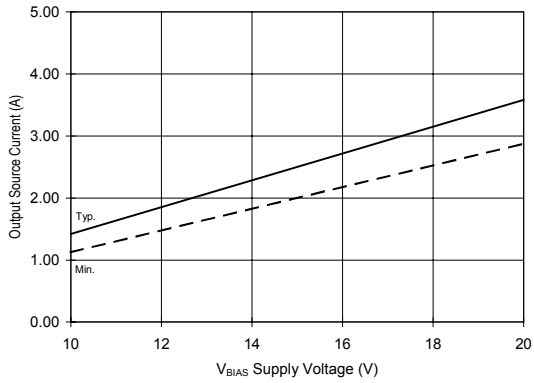


Figure 26B. Output Source Current vs. Voltage

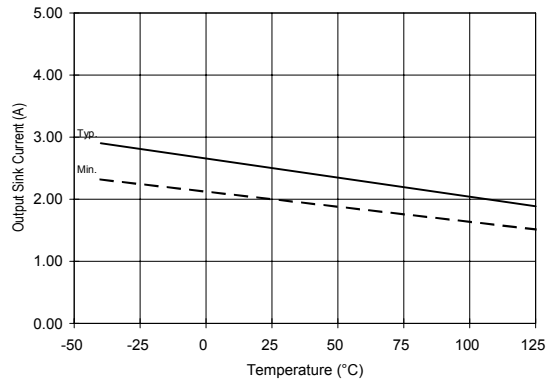


Figure 27A. Output Sink Current vs. Temperature

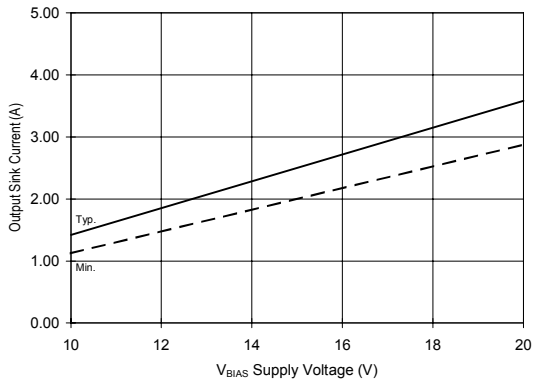


Figure 27B. Output Sink Current vs. Voltage

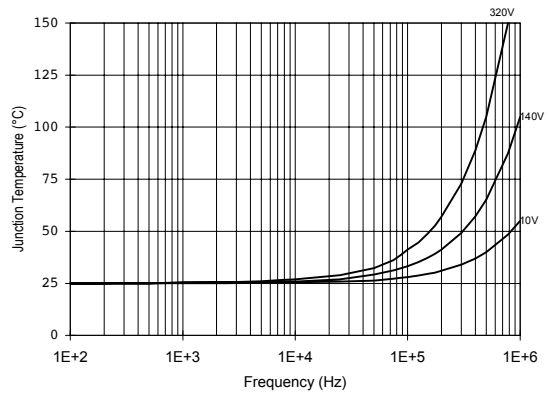


Figure 28. IR2110/IR2113 T_J vs. Frequency (IRFBC20) R_{GATE} = 33Ω, V_{CC} = 15V

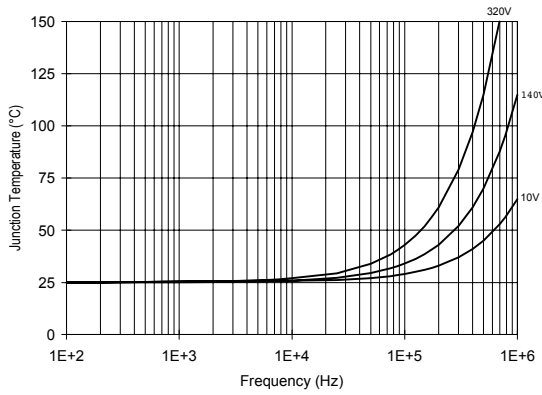


Figure 29. IR2110/IT2113 T_J vs. Frequency (IRFBC30) R_{GATE} = 22Ω, V_{CC} = 15V

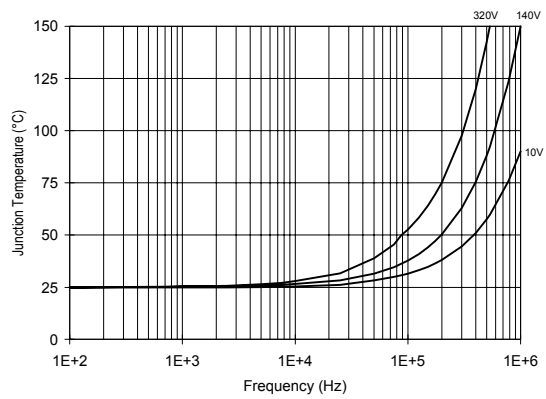


Figure 30. IR2110/IR2113 T_J vs. Frequency (IRFBC40) R_{GATE} = 15Ω, V_{CC} = 15V

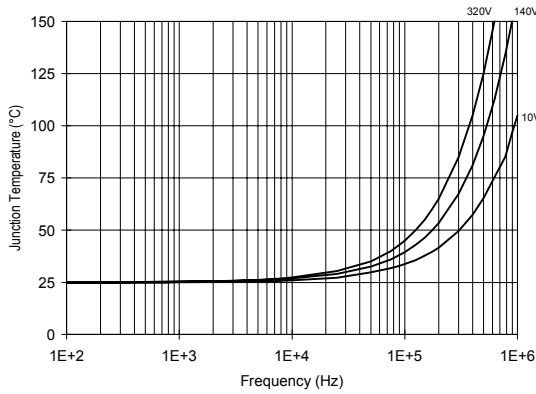


Figure 31. IR2110/IR2113 T_J vs. Frequency (IRFPE50) R_{GATE} = 10Ω, V_{CC} = 15V

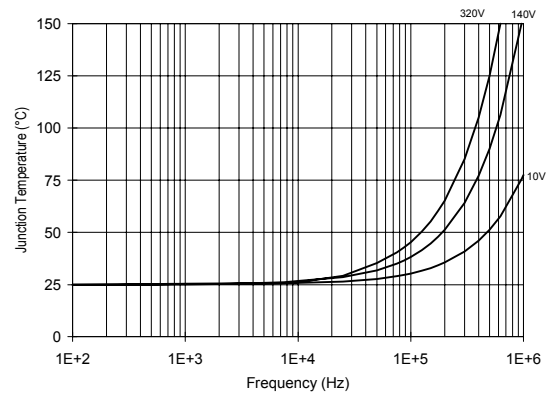


Figure 32. IR2110S/IR2113S T_J vs. Frequency (IRFBC20) R_{GATE} = 33Ω, V_{CC} = 15V

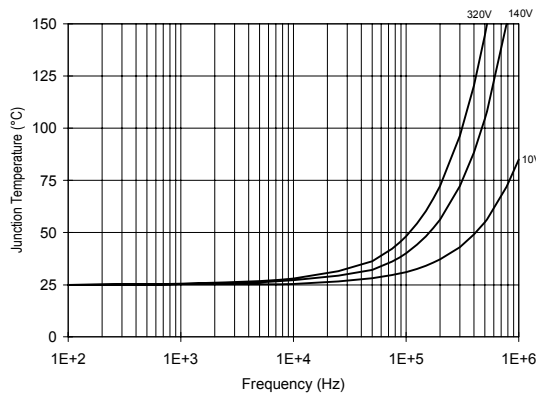


Figure 33. IR2110S/IR2113S T_J vs. Frequency (IRFBC30) R_{GATE} = 22Ω, V_{CC} = 15V

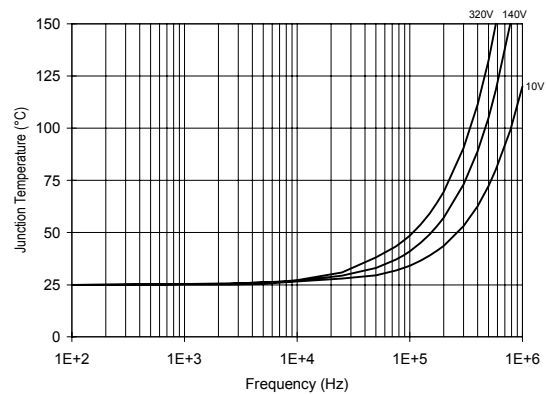


Figure 34. IR2110S/IR2113S T_J vs. Frequency (IRFBC40) R_{GATE} = 15Ω, V_{CC} = 15V

IR2110(S)PbF/IR2113(S)PbF

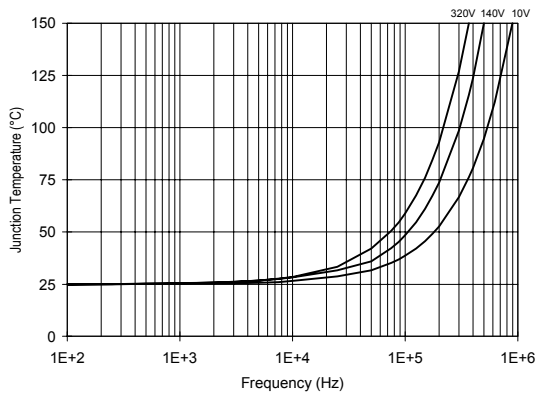


Figure 35. IR2110S/IR2113S T_J vs. Frequency (IRFPE50) $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

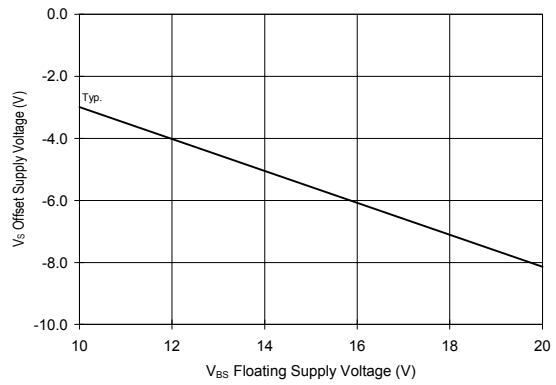


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

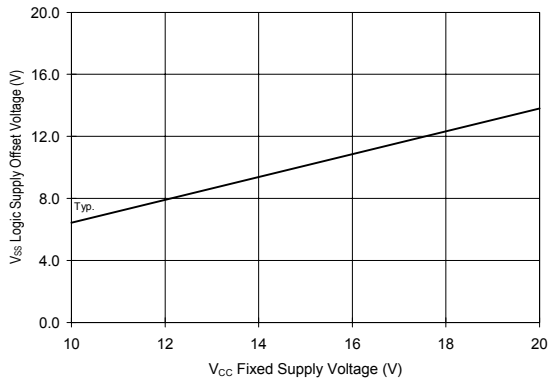
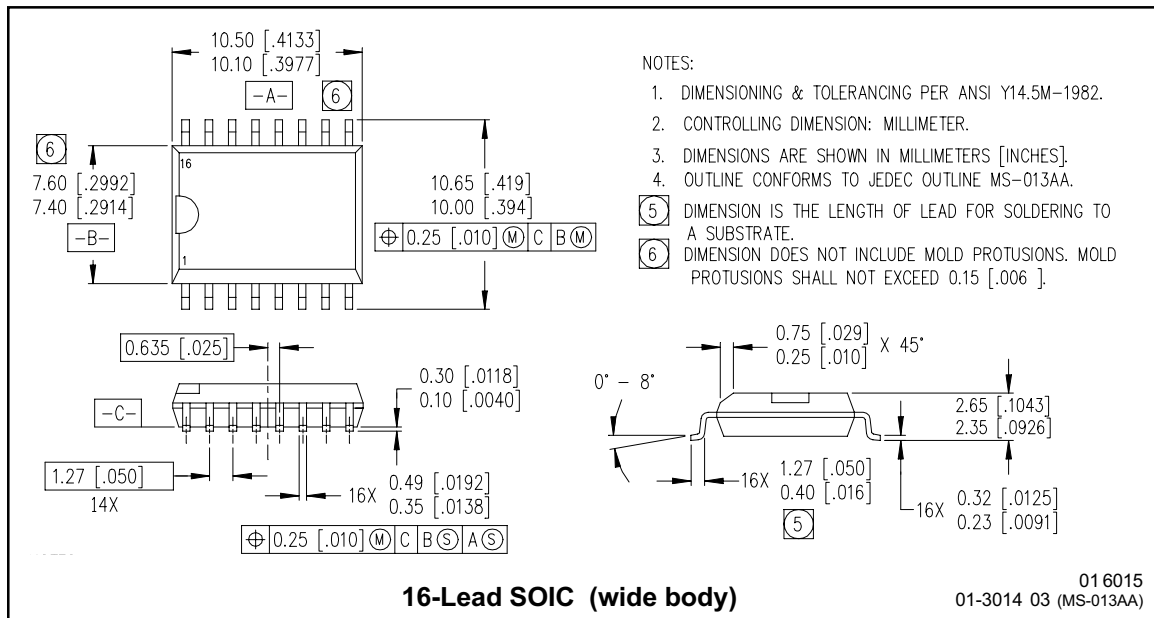
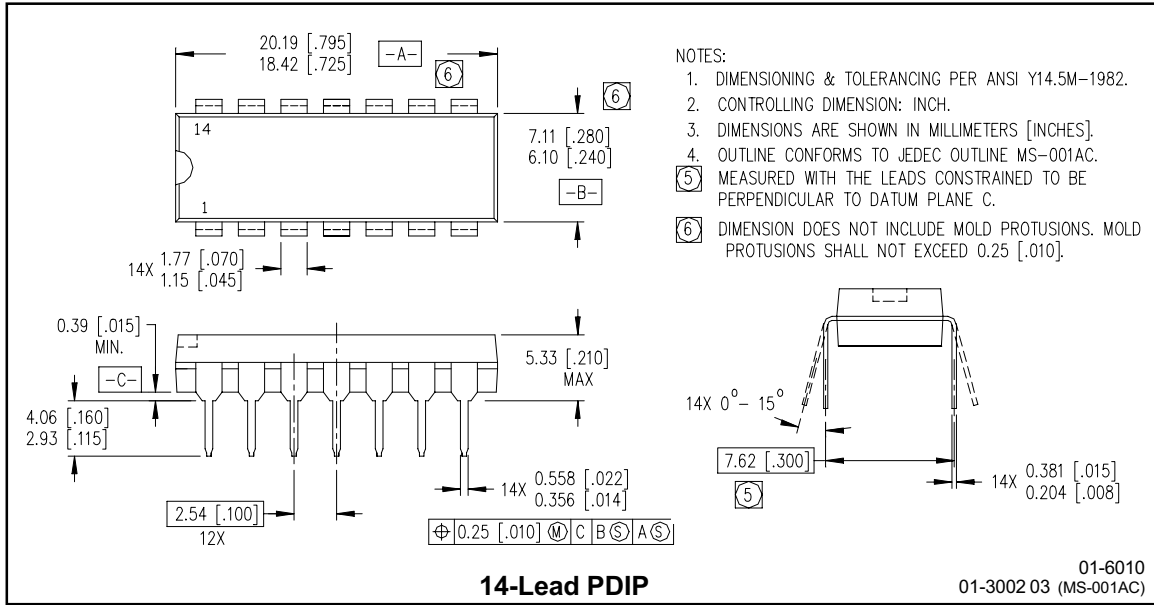
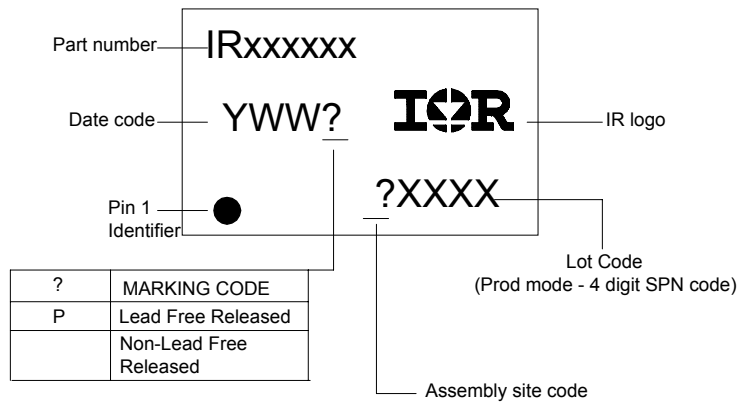


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

Case Outlines



LEADFREE PART MARKING INFORMATION



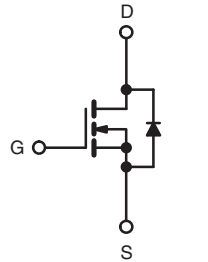
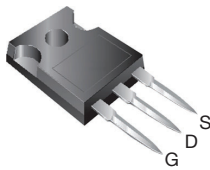
ORDER INFORMATION

Part only available Lead Free

- 14-Lead PDIP [IR2110](#) order IR2110PbF
- 14-Lead PDIP [IR2113](#) order IR2113PbF
- 16-Lead SOIC [IR2110S](#) order IR2110SPbF
- 16-Lead SOIC [IR2113S](#) order IR2113SPbF

Power MOSFET

PRODUCT SUMMARY	
V_{DS} (V)	200
$R_{DS(on)}$ (Ω)	$V_{GS} = 10\text{ V}$ 0.055
Q_g (Max.) (nC)	230
Q_{gs} (nC)	42
Q_{gd} (nC)	110
Configuration	Single

TO-247AC


N-Channel MOSFET

FEATURES

- Dynamic dV/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements
- Compliant to RoHS Directive 2002/95/EC


RoHS*
 COMPLIANT

DESCRIPTION

Third generation Power MOSFETs from Vishay provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247AC package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220AB devices. The TO-247AC is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.

ORDERING INFORMATION	
Package	TO-247AC
Lead (Pb)-free	IRFP260PbF SiHFP260-E3
SnPb	IRFP260 SiHFP260

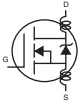

ABSOLUTE MAXIMUM RATINGS ($T_C = 25\text{ }^\circ\text{C}$, unless otherwise noted)				
PARAMETER	SYMBOL	LIMIT	UNIT	
Drain-Source Voltage	V_{DS}	200	V	
Gate-Source Voltage	V_{GS}	± 20		
Continuous Drain Current	V_{GS} at 10 V	$T_C = 25\text{ }^\circ\text{C}$	46	A
		$T_C = 100\text{ }^\circ\text{C}$	29	
Pulsed Drain Current ^a	I_{DM}	180		
Linear Derating Factor		2.2	W/ $^\circ\text{C}$	
Single Pulse Avalanche Energy ^b	E_{AS}	1000	mJ	
Repetitive Avalanche Current ^a	I_{AR}	46	A	
Repetitive Avalanche Energy ^a	E_{AR}	28	mJ	
Maximum Power Dissipation	$T_C = 25\text{ }^\circ\text{C}$	P_D	280	W
Peak Diode Recovery dV/dt^c		dV/dt	5.0	V/ns
Operating Junction and Storage Temperature Range		T_J, T_{stg}	- 55 to + 150	$^\circ\text{C}$
Soldering Recommendations (Peak Temperature)	for 10 s		300 ^d	
Mounting Torque	6-32 or M3 screw		10	lbf · in
			1.1	N · m

Notes

- Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- $V_{DD} = 50\text{ V}$, starting $T_J = 25\text{ }^\circ\text{C}$, $L = 708\text{ }\mu\text{H}$, $R_\theta = 25\text{ }^\circ\text{C}$, $I_{AS} = 46\text{ A}$ (see fig. 12).
- $I_{SD} \leq 46\text{ A}$, $dI/dt \leq 230\text{ A}/\mu\text{s}$, $V_{DD} \leq V_{DS}$, $T_J \leq 150\text{ }^\circ\text{C}$.
- 1.6 mm from case.

* Pb containing terminations are not RoHS compliant, exemptions may apply

THERMAL RESISTANCE RATINGS				
PARAMETER	SYMBOL	TYP.	MAX.	UNIT
Maximum Junction-to-Ambient	R_{thJA}	-	40	°C/W
Case-to-Sink, Flat, Greased Surface	R_{thCS}	0.24	-	
Maximum Junction-to-Case (Drain)	R_{thJC}	-	0.45	

SPECIFICATIONS ($T_J = 25\text{ }^\circ\text{C}$, unless otherwise noted)							
PARAMETER	SYMBOL	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
Static							
Drain-Source Breakdown Voltage	V_{DS}	$V_{GS} = 0\text{ V}, I_D = 250\text{ }\mu\text{A}$		200	-	-	V
V_{DS} Temperature Coefficient	$\Delta V_{DS}/T_J$	Reference to $25\text{ }^\circ\text{C}$, $I_D = 1\text{ mA}$		-	0.24	-	V/°C
Gate-Source Threshold Voltage	$V_{GS(th)}$	$V_{DS} = V_{GS}, I_D = 250\text{ }\mu\text{A}$		2.0	-	4.0	V
Gate-Source Leakage	I_{GSS}	$V_{GS} = \pm 20\text{ V}$		-	-	± 100	nA
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = 200\text{ V}, V_{GS} = 0\text{ V}$		-	-	25	μA
		$V_{DS} = 160\text{ V}, V_{GS} = 0\text{ V}, T_J = 125\text{ }^\circ\text{C}$		-	-	250	
Drain-Source On-State Resistance	$R_{DS(on)}$	$V_{GS} = 10\text{ V}$	$I_D = 28\text{ A}^b$	-	-	0.055	Ω
Forward Transconductance	g_{fs}	$V_{DS} = 50\text{ V}, I_D = 28\text{ A}^b$		24	-	-	S
Dynamic							
Input Capacitance	C_{iss}	$V_{GS} = 0\text{ V}, V_{DS} = 25\text{ V}, f = 1.0\text{ MHz}$, see fig. 5		-	5200	-	pF
Output Capacitance	C_{oss}			-	1200	-	
Reverse Transfer Capacitance	C_{rss}			-	310	-	
Total Gate Charge	Q_g	$V_{GS} = 10\text{ V}$	$I_D = 46\text{ A}, V_{DS} = 160\text{ V}$, see fig. 6 and 13 ^b	-	-	230	nC
Gate-Source Charge	Q_{gs}			-	-	42	
Gate-Drain Charge	Q_{gd}			-	-	110	
Turn-On Delay Time	$t_{d(on)}$	$V_{DD} = 100\text{ V}, I_D = 46\text{ A}, R_g = 4.3\text{ }\Omega, R_D = 2.1\text{ }\Omega$, see fig. 10 ^b		-	23	-	ns
Rise Time	t_r			-	120	-	
Turn-Off Delay Time	$t_{d(off)}$			-	100	-	
Fall Time	t_f			-	94	-	
Internal Drain Inductance	L_D	Between lead, 6 mm (0.25") from package and center of die contact 		-	5.0	-	nH
Internal Source Inductance	L_S			-	13	-	
Drain-Source Body Diode Characteristics							
Continuous Source-Drain Diode Current	I_S	MOSFET symbol showing the integral reverse p - n junction diode 		-	-	46	A
Pulsed Diode Forward Current ^a	I_{SM}			-	-	180	
Body Diode Voltage	V_{SD}	$T_J = 25\text{ }^\circ\text{C}, I_S = 46\text{ A}, V_{GS} = 0\text{ V}^b$		-	-	1.8	V
Body Diode Reverse Recovery Time	t_{rr}	$T_J = 25\text{ }^\circ\text{C}, I_F = 46\text{ A}, di/dt = 100\text{ A}/\mu\text{s}^b$		-	390	590	ns
Body Diode Reverse Recovery Charge	Q_{rr}			-	4.8	7.2	μC
Forward Turn-On Time	t_{on}	Intrinsic turn-on time is negligible (turn-on is dominated by L_S and L_D)					

Notes

- a. Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- b. Pulse width $\leq 300\text{ }\mu\text{s}$; duty cycle $\leq 2\%$.

TYPICAL CHARACTERISTICS (25 °C, unless otherwise noted)

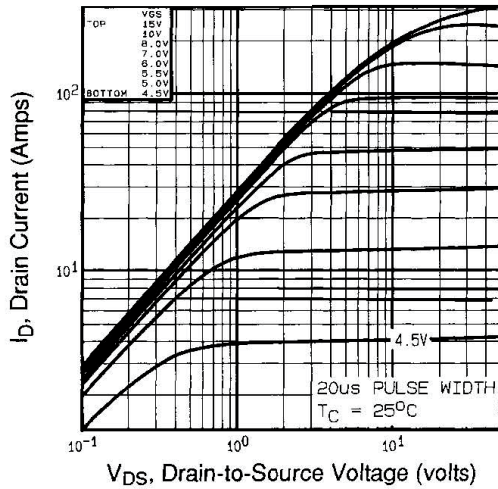


Fig. 1 - Typical Output Characteristics, $T_C = 25\text{ }^\circ\text{C}$

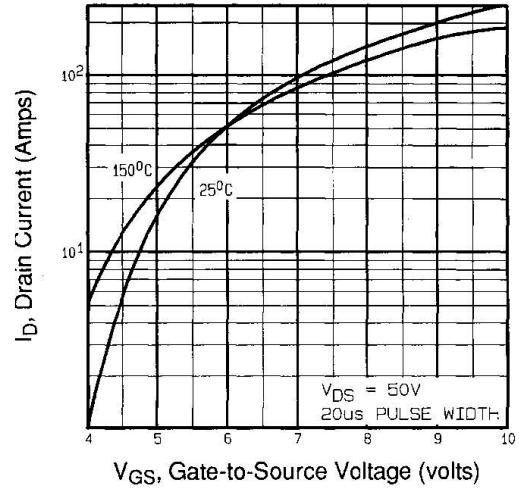


Fig. 3 - Typical Transfer Characteristics

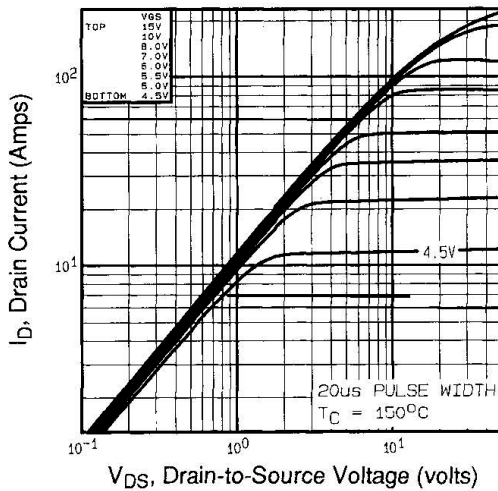


Fig. 2 - Typical Output Characteristics, $T_C = 150\text{ }^\circ\text{C}$

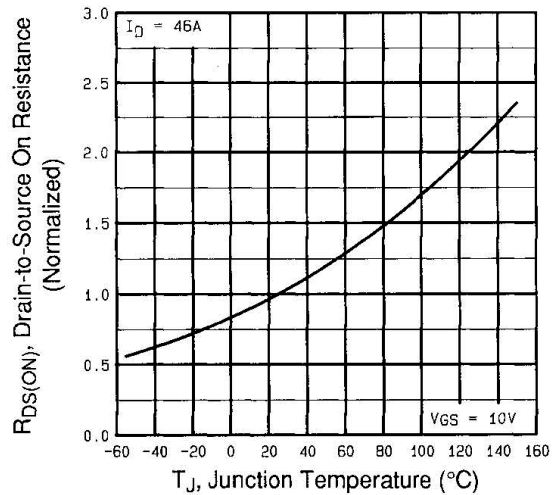


Fig. 4 - Normalized On-Resistance vs. Temperature

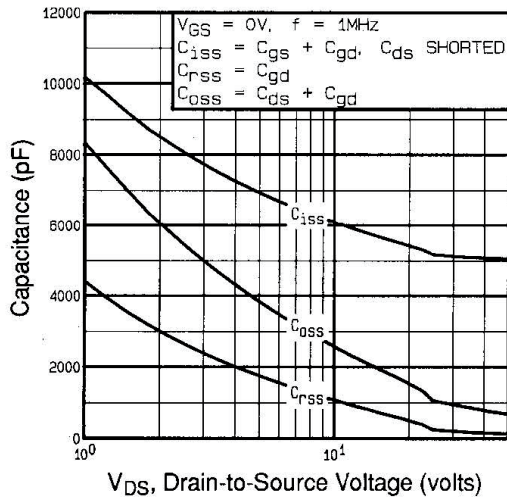


Fig. 5 - Typical Capacitance vs. Drain-to-Source Voltage

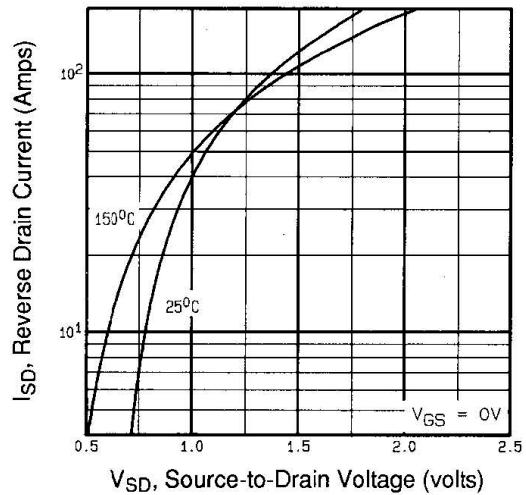


Fig. 7 - Typical Source-Drain Diode Forward Voltage

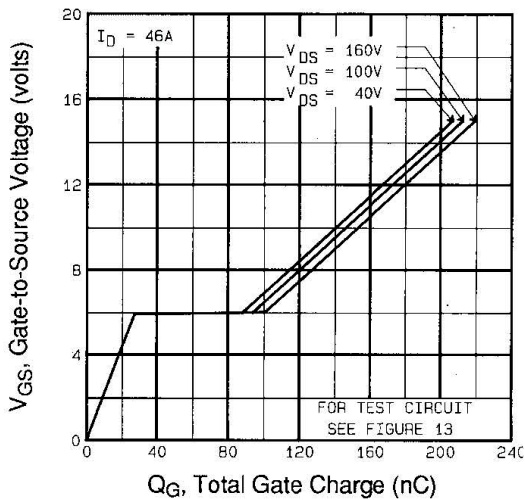


Fig. 6 - Typical Gate Charge vs. Gate-to-Source Voltage

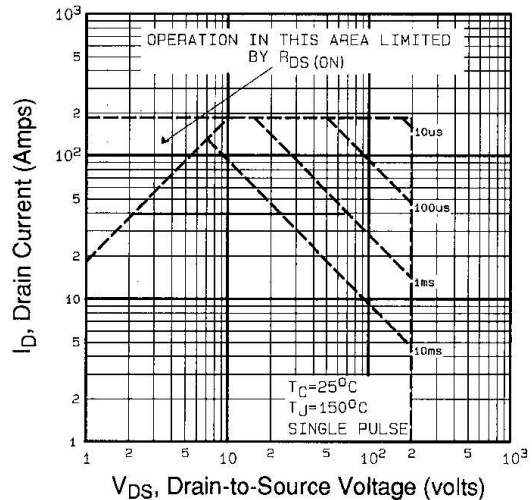


Fig. 8 - Maximum Safe Operating Area

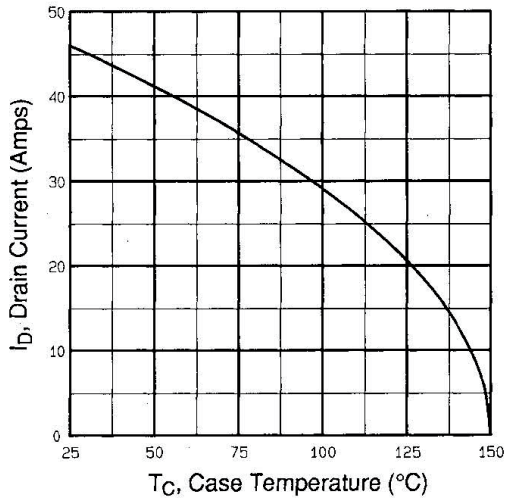


Fig. 9 - Maximum Drain Current vs. Case Temperature

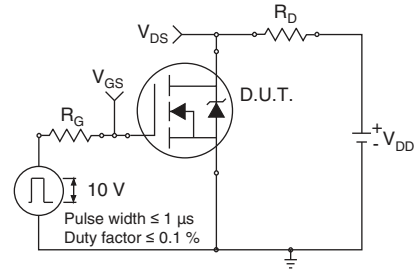


Fig. 10a - Switching Time Test Circuit

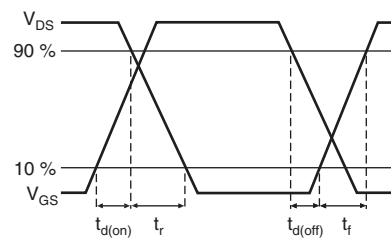


Fig. 10b - Switching Time Waveforms

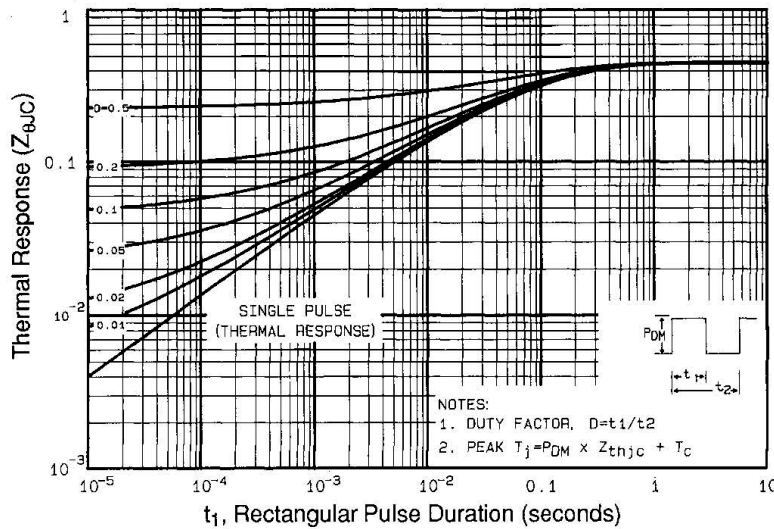


Fig. 11 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

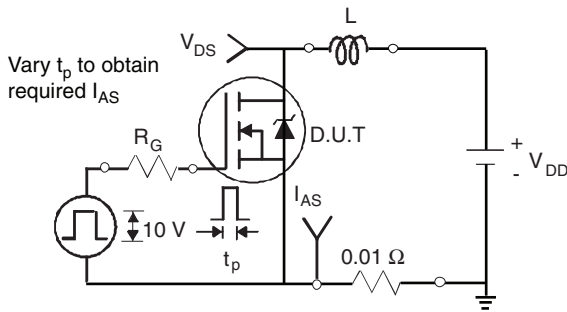


Fig. 12a - Unclamped Inductive Test Circuit

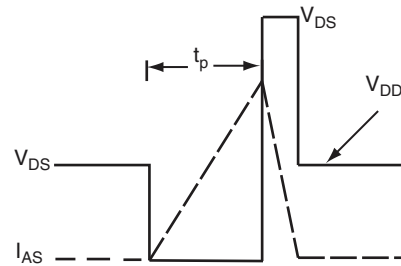


Fig. 12b - Unclamped Inductive Waveforms

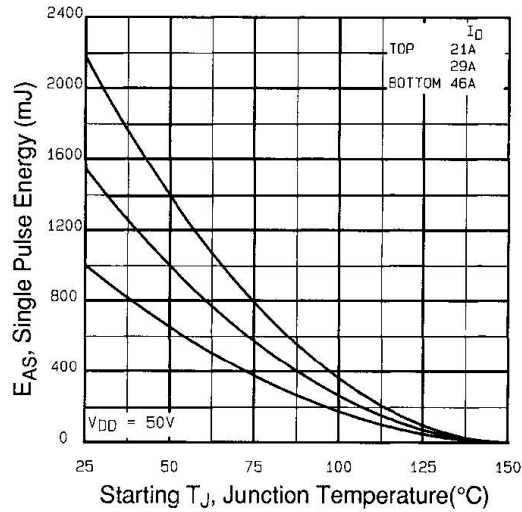


Fig. 12c - Maximum Avalanche Energy vs. Drain Current

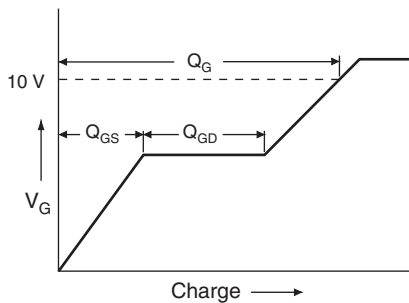


Fig. 13a - Basic Gate Charge Waveform

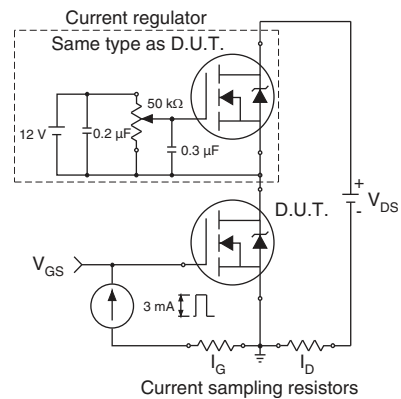
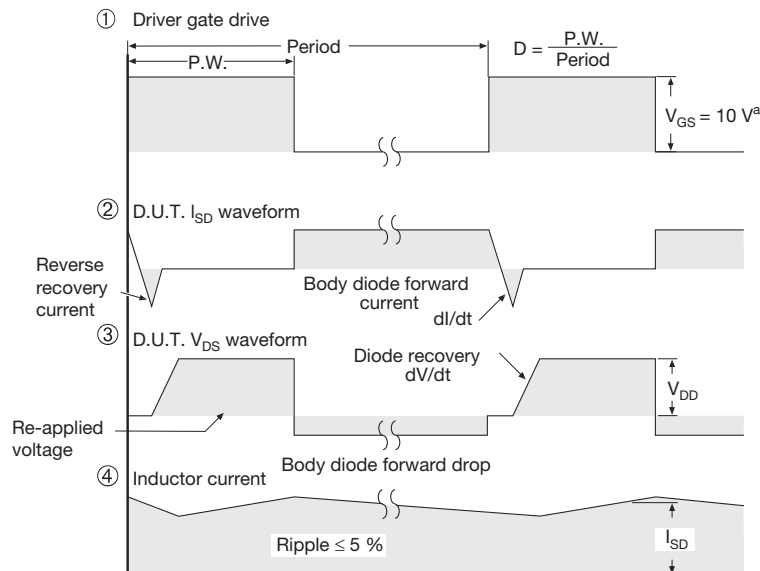
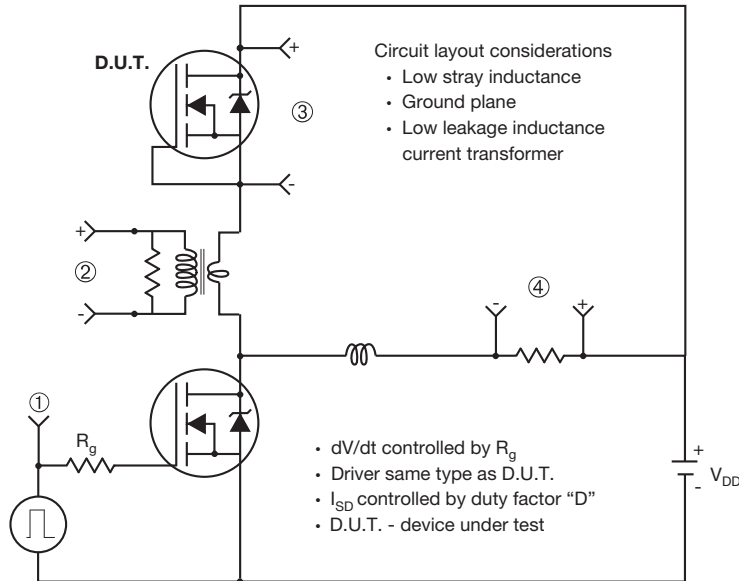


Fig. 13b - Gate Charge Test Circuit

Peak Diode Recovery dV/dt Test Circuit



Note
a. $V_{GS} = 5\text{ V}$ for logic level devices

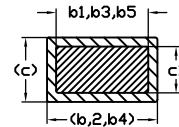
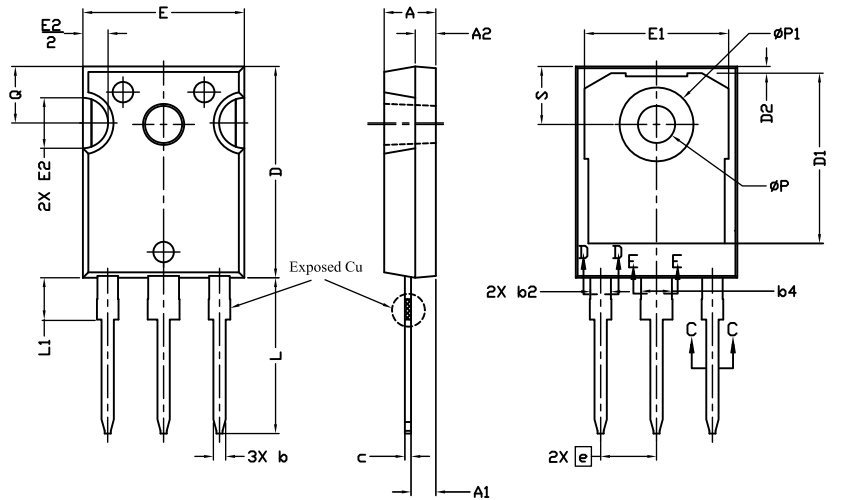
Fig. 14 - For N-Channel

Vishay Siliconix maintains worldwide manufacturing capability. Products may be manufactured at one of several qualified locations. Reliability data for Silicon Technology and Package Reliability represent a composite of all qualified locations. For related documents such as package/tape drawings, part marking, and reliability data, see www.vishay.com/ppg?91215.



TO-247AC (High Voltage)

VERSION 1: FACILITY CODE = 9



Section C--C, D--D, E--E

DIM.	MILLIMETERS		NOTES
	MIN.	MAX.	
A	4.83	5.21	
A1	2.29	2.55	
A2	1.50	2.49	
b	1.12	1.33	
b1	1.12	1.28	
b2	1.91	2.39	6
b3	1.91	2.34	
b4	2.87	3.22	6, 8
b5	2.87	3.18	
c	0.55	0.69	6
c1	0.55	0.65	
D	20.40	20.70	4

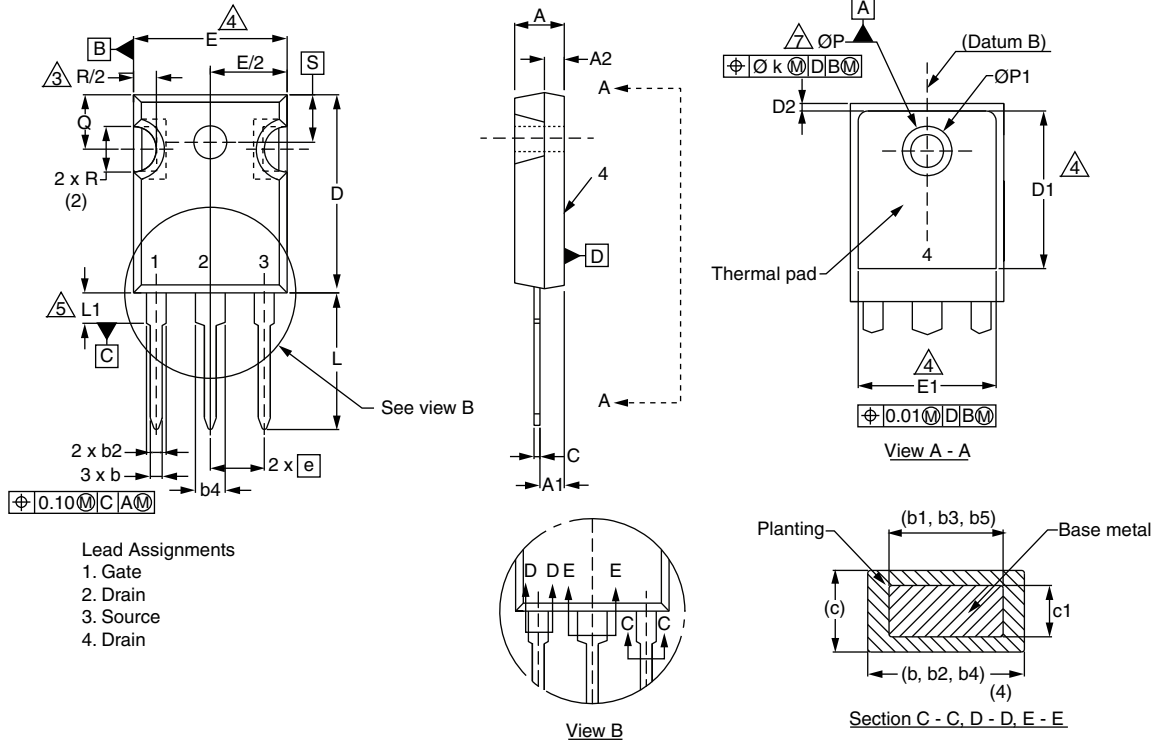
DIM.	MILLIMETERS		NOTES
	MIN.	MAX.	
D1	16.25	16.85	5
D2	0.56	0.76	
E	15.50	15.87	4
E1	13.46	14.16	5
E2	4.52	5.49	3
e	5.44 BSC		
L	14.90	15.40	
L1	3.96	4.16	6
Ø P	3.56	3.65	7
Ø P1	7.19 ref.		
Q	5.31	5.69	
S	5.54	5.74	

Notes

- (1) Package reference: JEDEC® TO247, variation AC
- (2) All dimensions are in mm
- (3) Slot required, notch may be rounded
- (4) Dimension D and E do not include mold flash. Mold flash shall not exceed 0.127 mm per side. These dimensions are measured at the outermost extremes of the plastic body
- (5) Thermal pad contour optional with dimensions D1 and E1
- (6) Lead finish uncontrolled in L1
- (7) Ø P to have a maximum draft angle of 1.5° to the top of the part with a maximum hole diameter of 3.91 mm
- (8) Dimension b2 and b4 does not include dambar protrusion. Allowable dambar protrusion shall be 0.1 mm total in excess of b2 and b4 dimension at maximum material condition



VERSION 2: FACILITY CODE = Y



DIM.	MILLIMETERS		NOTES
	MIN.	MAX.	
A	4.58	5.31	
A1	2.21	2.59	
A2	1.17	2.49	
b	0.99	1.40	
b1	0.99	1.35	
b2	1.53	2.39	
b3	1.65	2.37	
b4	2.42	3.43	
b5	2.59	3.38	
c	0.38	0.86	
c1	0.38	0.76	
D	19.71	20.82	
D1	13.08	-	

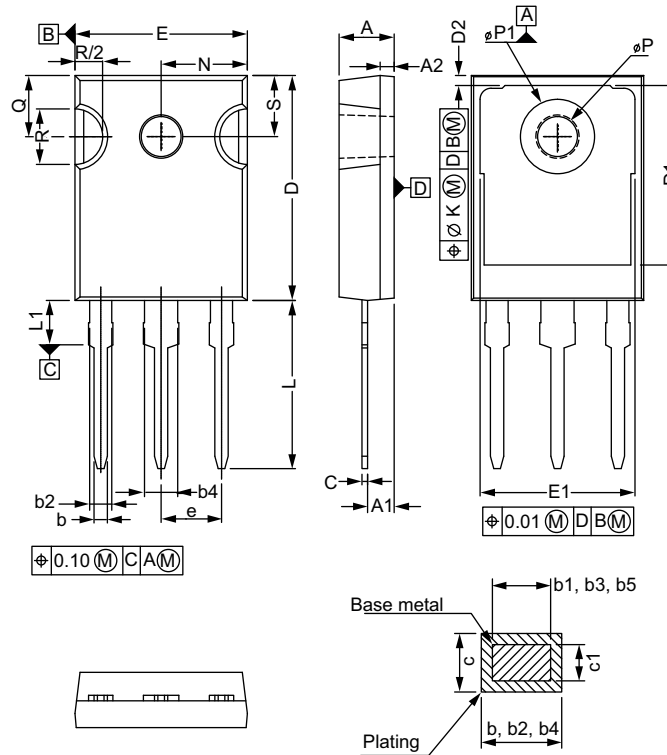
DIM.	MILLIMETERS		NOTES
	MIN.	MAX.	
D2	0.51	1.30	
E	15.29	15.87	
E1	13.72	-	
e	5.46 BSC		
Ø k	0.254		
L	14.20	16.25	
L1	3.71	4.29	
Ø P	3.51	3.66	
Ø P1	-	7.39	
Q	5.31	5.69	
R	4.52	5.49	
S	5.51 BSC		

Notes

- (1) Dimensioning and tolerancing per ASME Y14.5M-1994
- (2) Contour of slot optional
- (3) Dimension D and E do not include mold flash. Mold flash shall not exceed 0.127 mm (0.005") per side. These dimensions are measured at the outermost extremes of the plastic body
- (4) Thermal pad contour optional with dimensions D1 and E1
- (5) Lead finish uncontrolled in L1
- (6) Ø P to have a maximum draft angle of 1.5 to the top of the part with a maximum hole diameter of 3.91 mm (0.154")
- (7) Outline conforms to JEDEC outline TO-247 with exception of dimension c



VERSION 3: FACILITY CODE = N



MILLIMETERS		
DIM.	MIN.	MAX.
A	4.65	5.31
A1	2.21	2.59
A2	1.17	1.37
b	0.99	1.40
b1	0.99	1.35
b2	1.65	2.39
b3	1.65	2.34
b4	2.59	3.43
b5	2.59	3.38
c	0.38	0.89
c1	0.38	0.84
D	19.71	20.70
D1	13.08	-

MILLIMETERS		
DIM.	MIN.	MAX.
D2	0.51	1.35
E	15.29	15.87
E1	13.46	-
e	5.46 BSC	
k	0.254	
L	14.20	16.10
L1	3.71	4.29
N	7.62 BSC	
P	3.56	3.66
P1	-	7.39
Q	5.31	5.69
R	4.52	5.49
S	5.51 BSC	

ECN: E20-0545-Rev. F, 19-Oct-2020
 DWG: 5971

Notes

- (1) Dimensioning and tolerancing per ASME Y14.5M-1994
- (2) Contour of slot optional
- (3) Dimension D and E do not include mold flash. Mold flash shall not exceed 0.127 mm (0.005") per side. These dimensions are measured at the outermost extremes of the plastic body
- (4) Thermal pad contour optional with dimensions D1 and E1
- (5) Lead finish uncontrolled in L1
- (6) Ø P to have a maximum draft angle of 1.5 to the top of the part with a maximum hole diameter of 3.91 mm (0.154")



Disclaimer

ALL PRODUCT, PRODUCT SPECIFICATIONS AND DATA ARE SUBJECT TO CHANGE WITHOUT NOTICE TO IMPROVE RELIABILITY, FUNCTION OR DESIGN OR OTHERWISE.

Vishay Intertechnology, Inc., its affiliates, agents, and employees, and all persons acting on its or their behalf (collectively, "Vishay"), disclaim any and all liability for any errors, inaccuracies or incompleteness contained in any datasheet or in any other disclosure relating to any product.

Vishay makes no warranty, representation or guarantee regarding the suitability of the products for any particular purpose or the continuing production of any product. To the maximum extent permitted by applicable law, Vishay disclaims (i) any and all liability arising out of the application or use of any product, (ii) any and all liability, including without limitation special, consequential or incidental damages, and (iii) any and all implied warranties, including warranties of fitness for particular purpose, non-infringement and merchantability.

Statements regarding the suitability of products for certain types of applications are based on Vishay's knowledge of typical requirements that are often placed on Vishay products in generic applications. Such statements are not binding statements about the suitability of products for a particular application. It is the customer's responsibility to validate that a particular product with the properties described in the product specification is suitable for use in a particular application. Parameters provided in datasheets and / or specifications may vary in different applications and performance may vary over time. All operating parameters, including typical parameters, must be validated for each customer application by the customer's technical experts. Product specifications do not expand or otherwise modify Vishay's terms and conditions of purchase, including but not limited to the warranty expressed therein.

Except as expressly indicated in writing, Vishay products are not designed for use in medical, life-saving, or life-sustaining applications or for any other application in which the failure of the Vishay product could result in personal injury or death. Customers using or selling Vishay products not expressly indicated for use in such applications do so at their own risk. Please contact authorized Vishay personnel to obtain written terms and conditions regarding products designed for such applications.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document or by any conduct of Vishay. Product names and markings noted herein may be trademarks of their respective owners.